


# PowerPC 60x/7xx SMP REFERENCE BOARD SCHEMATICS

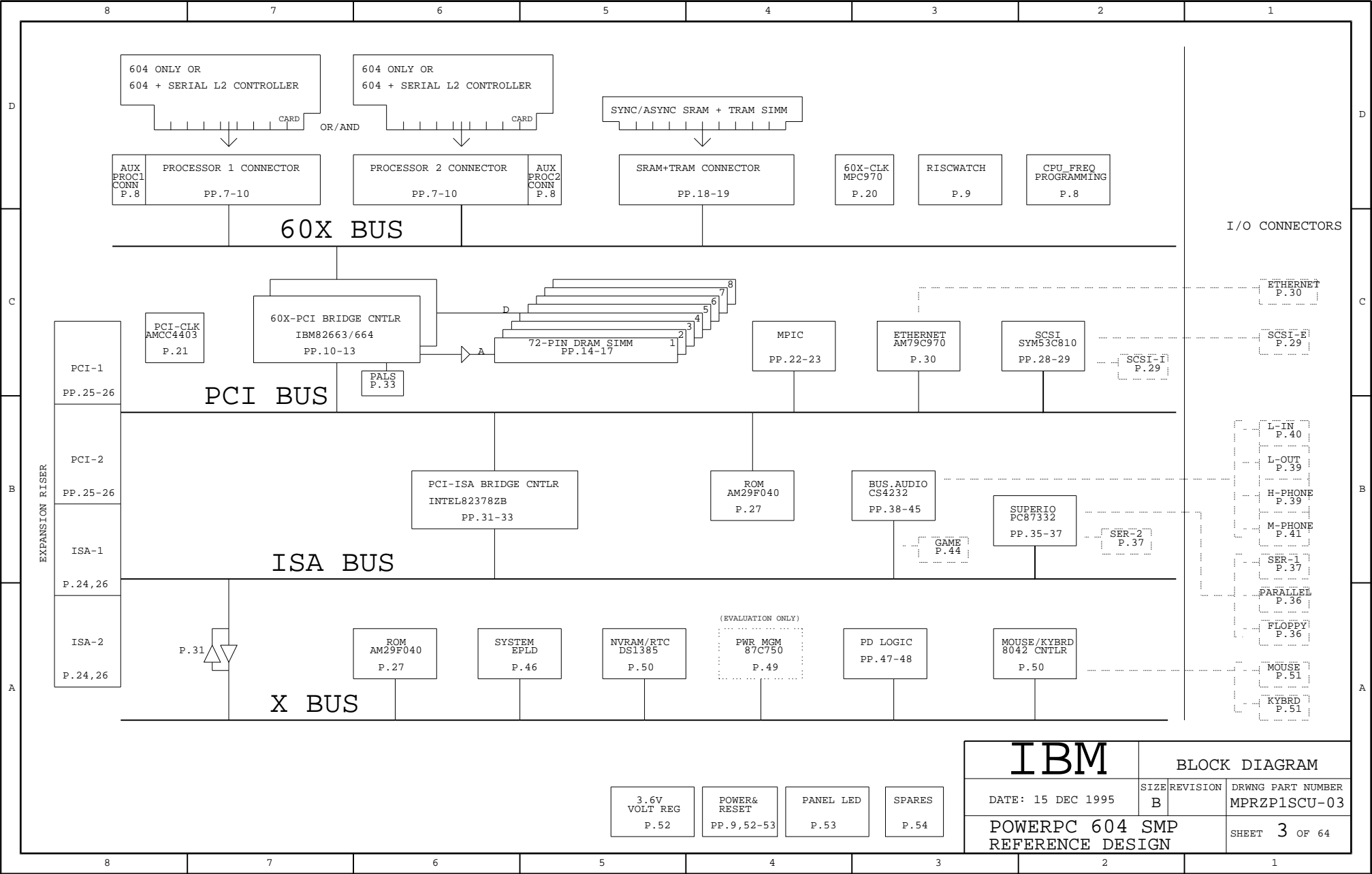
THIS DOCUMENT CONTAINS PRELIMINARY INFORMATION AND IS SUBJECT TO CHANGE BY IBM WITHOUT NOTICE. IBM ASSUMES NO RESPONSIBILITY OF LIABILITY FOR ANY USE OF THE INFORMATION CONTAINED HEREIN. NOTHING IN THIS DOCUMENT SHALL OPERATE AS AN EXPRESS OR IMPLIED LICENSE OR INDEMNITY UNDER THE INTELLECTUAL PROPERTY RIGHTS OF IBM OR THIRD PARTIES. NO WARRANTY OR GUARANTEE IS GIVEN CONCERNING ANY INFORMATION CONTAINED IN THIS DOCUMENT. TO ENSURE THAT YOU HAVE THE LATEST VERSION OF THIS DOCUMENT, PLEASE CONTACT YOUR MARKETING REPRESENTATIVE OR IBM MICROELECTRONICS TACTICAL MARKETING 1-800-IBM-0181

 COPYRIGHT IBM CORPORATION 1995  
ALL RIGHTS RESERVED

IBM			
DRAWING DATE: 15 DEC 1995	SIZE B	REVISION	DRWG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 1 OF 64

MOTHERBOARD





MOTHERBOARD

8								7								6								5								4								3								2								1							
D																																																															
C																																																															
B																																																															
A																																																															
8								7								6								5								4								3								2								1							

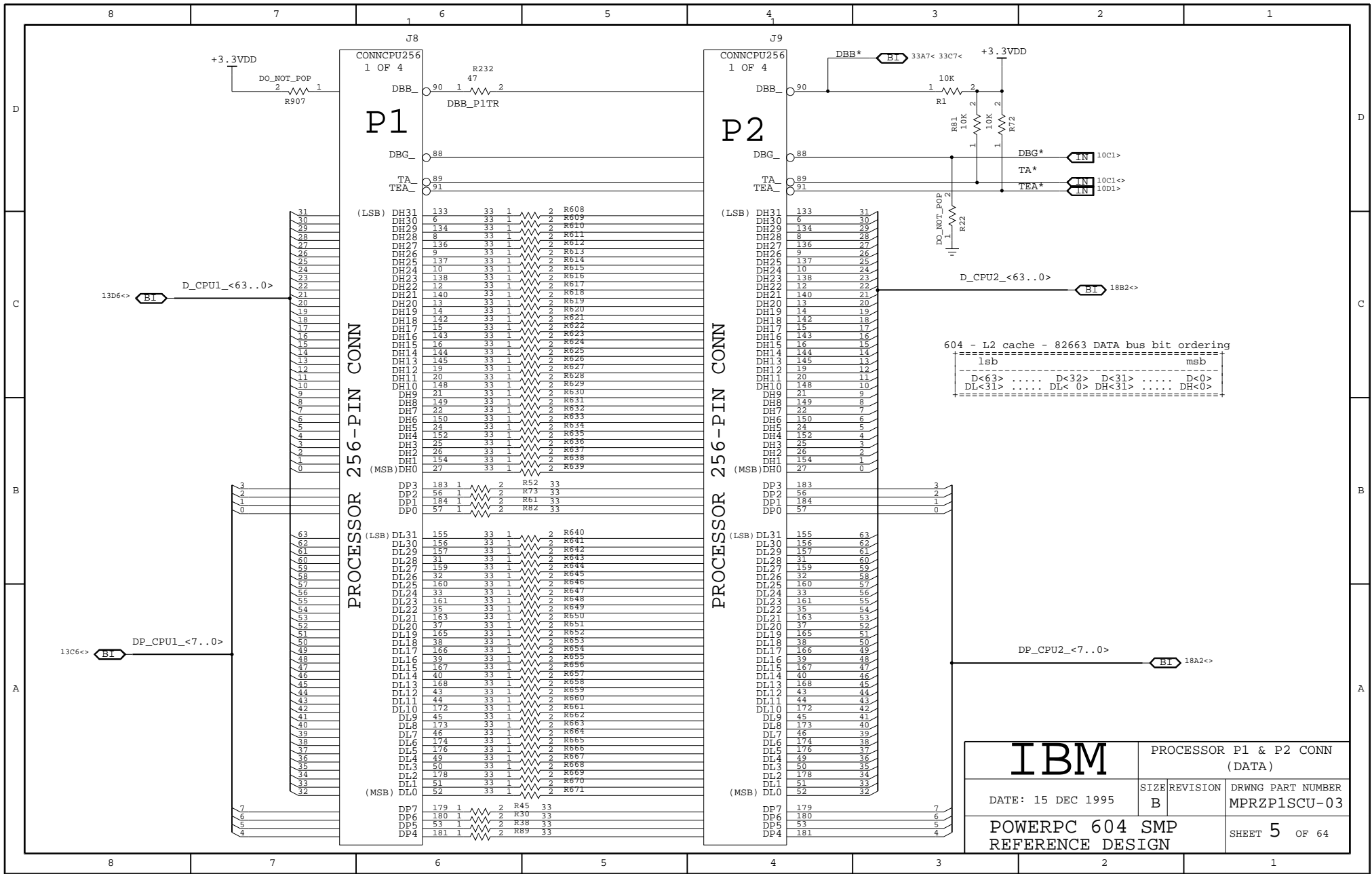
THIS PAGE IS INTENTIONALLY LEFT BLANK

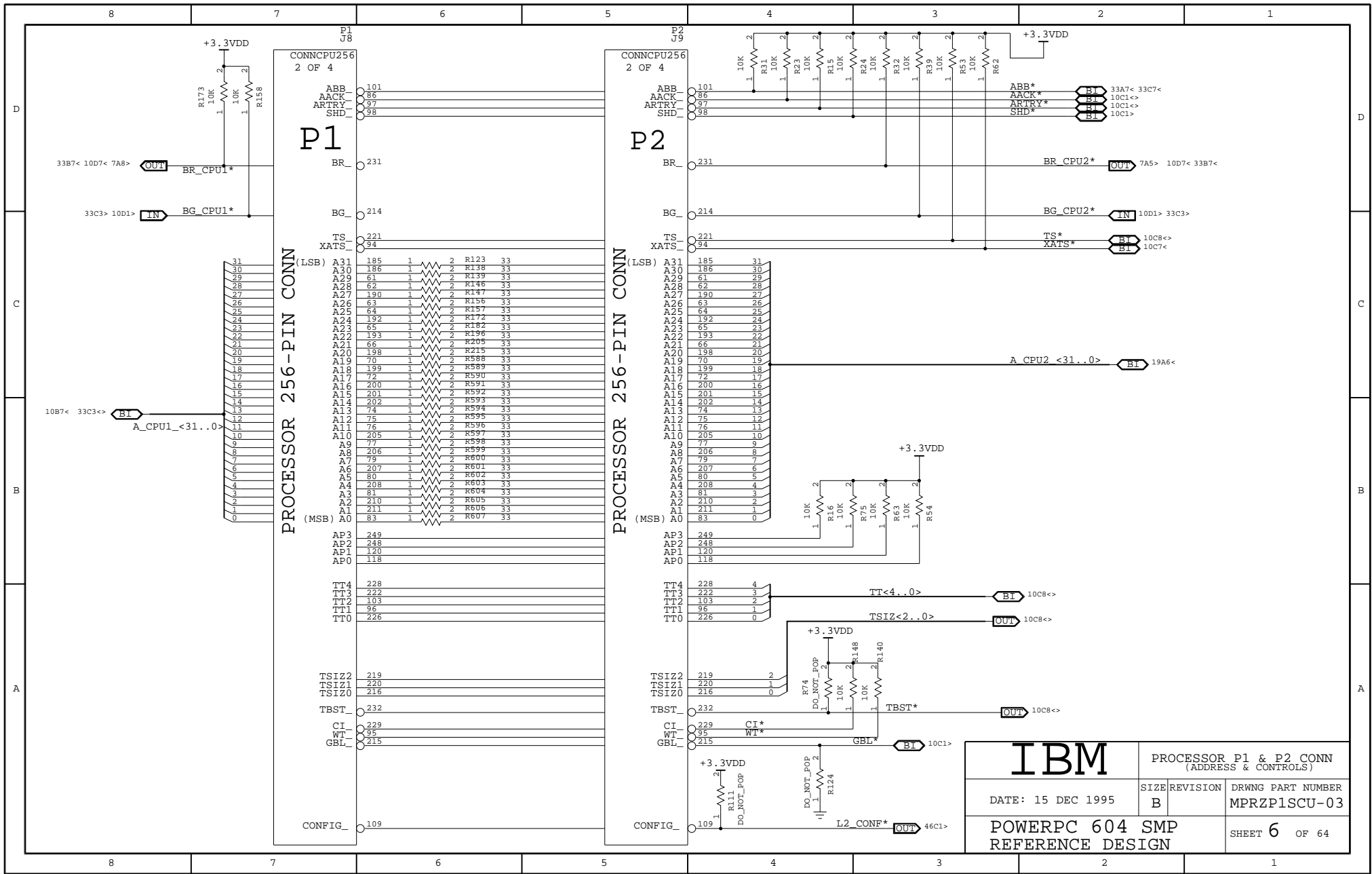
IBM			
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 4 OF 64	

THIS PAGE IS INTENTIONALLY LEFT BLANK

IBM			
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 4 OF 64	

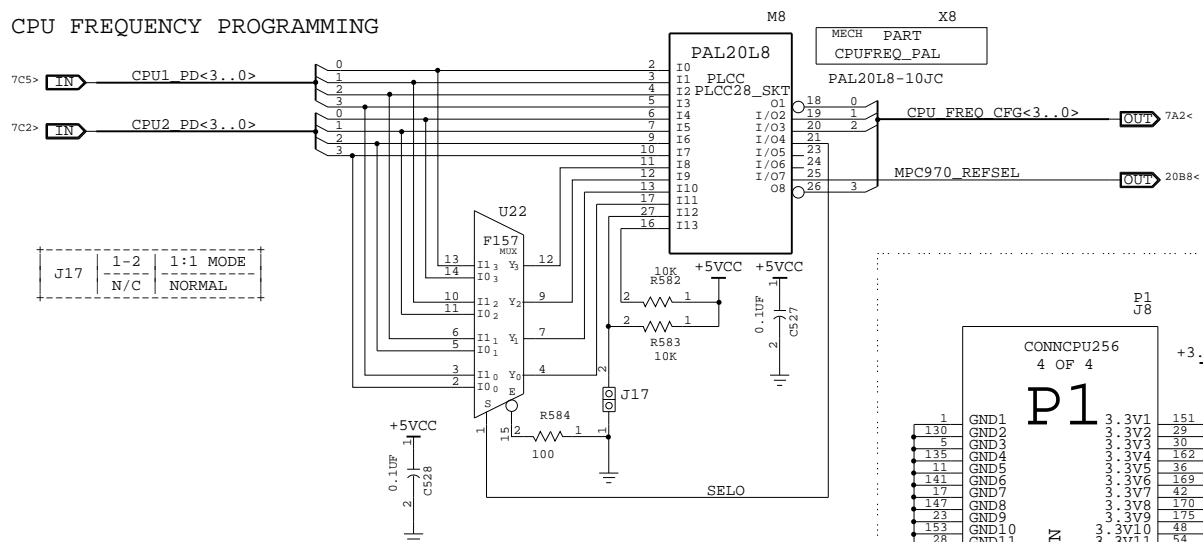
MOTHERBOARD



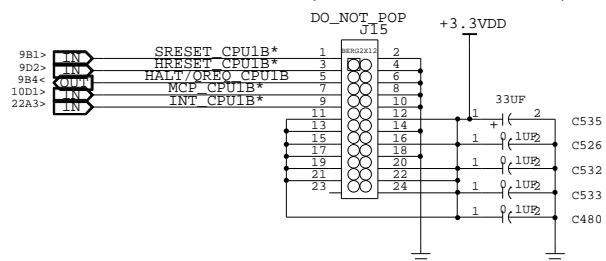




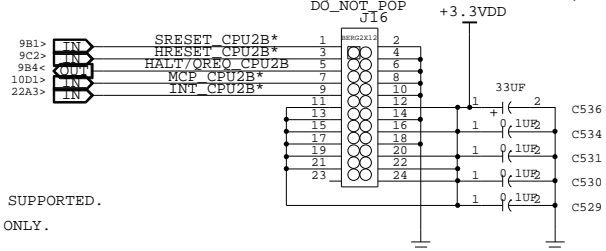
# CPU FREQUENCY PROGRAMMING



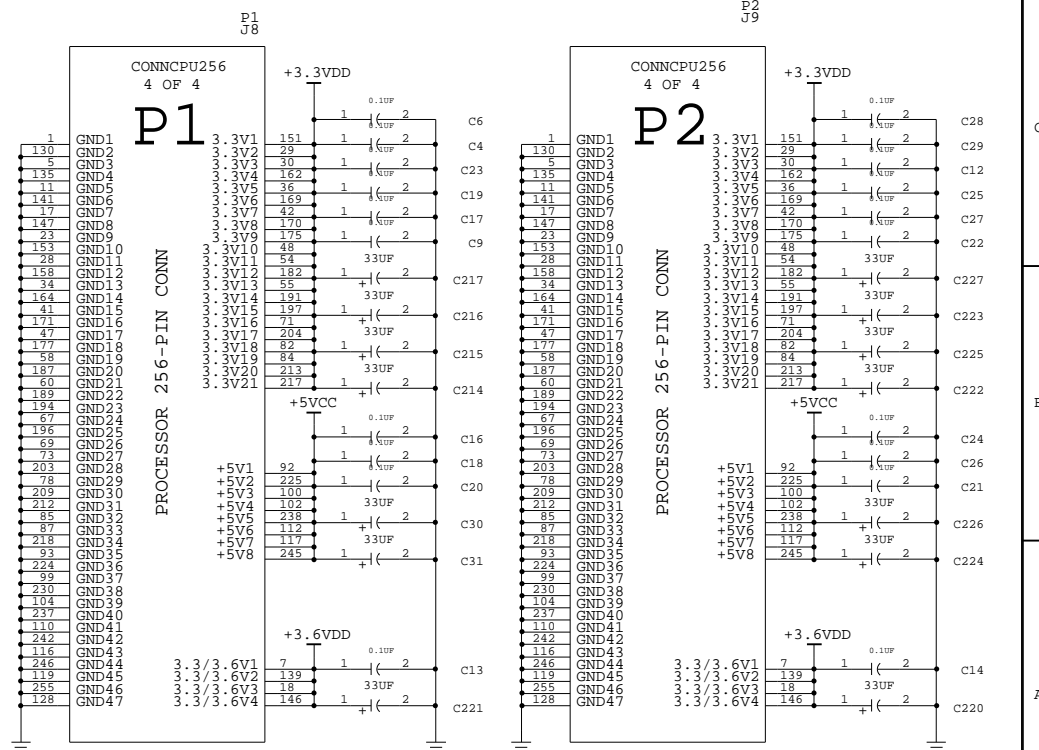
## AUX CONTROL SIGNALS FOR P1 CONN (PLACE NEXT TO J8)



## AUX CONTROL SIGNALS FOR P2 CONN (PLACE NEXT TO J9)



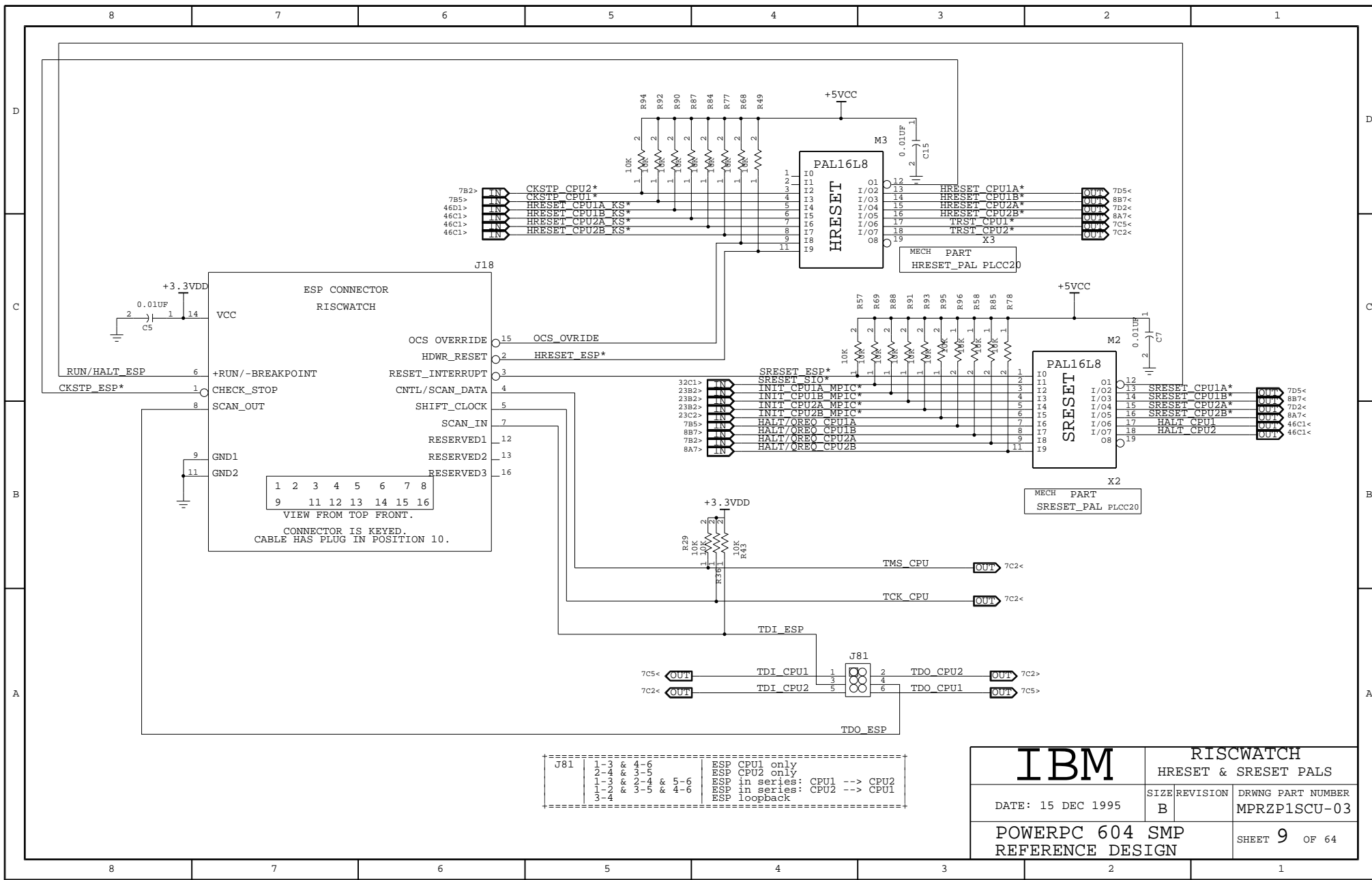
J15 & J16 ARE NOT SUPPORTED.  
FOR EVALUATION ONLY.



IBM		PROCESSOR P1 & P2 CONN	
		CPU FREQUENCY SELECT LOGIC	
DATE: 15 DEC 1995	SIZE REVISION B	DRWNG PART NUMBER MPRZF1SCU-03	
POWERPC 604 SMP		SHEET 8 OF 64	
REFERENCE DESIGN			

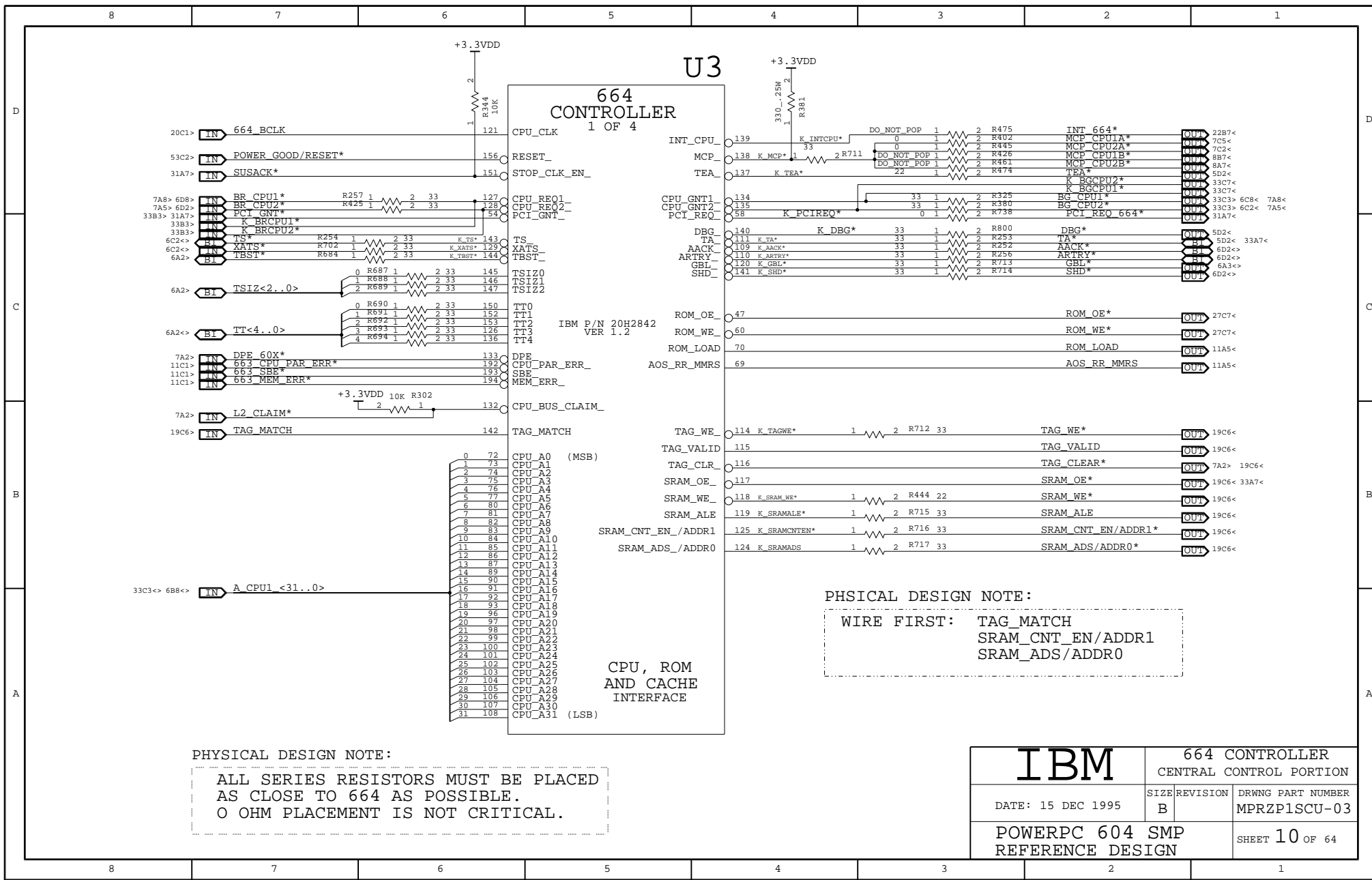
MOTHERBOARD





IBM	RISCWATCH		
	HRESET & SRESET PALS		
	DATE: 15 DEC 1995	SIZE REVISION B	DRWNG PART NUMBER MPRZP1SCU-03
	POWERPC 604 SMP REFERENCE DESIGN		SHEET 9 OF 64

MOTHERBOARD



MOTHERBOARD

U3

664  
CONTROLLER  
2 OF 4IBM P/N 20H2842  
VER 1.2MEMORY  
INTERFACE

## TEST

TEST  
MIO\_TEST663  
INTERFACECRS\_C2PWXS = 0 MEANS DIRECT-ATTACH ROM (ON PCI BUS)  
CRS\_C2PWXS = 1 MEANS REMOTE-ATTACH ROM (ON ISA BUS)MWS\_P2MRXS = 0 MEANS 663/664 SUPPORT CPU NORMAL MODE  
MWS\_P2MRXS = 1 MEANS 663/664 SUPPORT 603 CHIP IN 1:1 MODE

## PHYSICAL DESIGN NOTE:

SERIES TERMINATION RESISTORS SHOULD  
BE PLACED AS CLOSE TO 664 AS POSSIBLE664 TO 663 CONTROL SIGNALS  
MUST BE AS SHORT AS POSSIBLEWIRE FIRST: MEM\_RD\_SMPL  
MEM\_WRL\_OPEN  
PCI\_EXT\_SEL  
MWS\_P2MRXS

U4

663  
BUFFER  
1 OF 5

IBM

663/664  
BUFFER CONTROL  
AND MEMORY INTERFACE

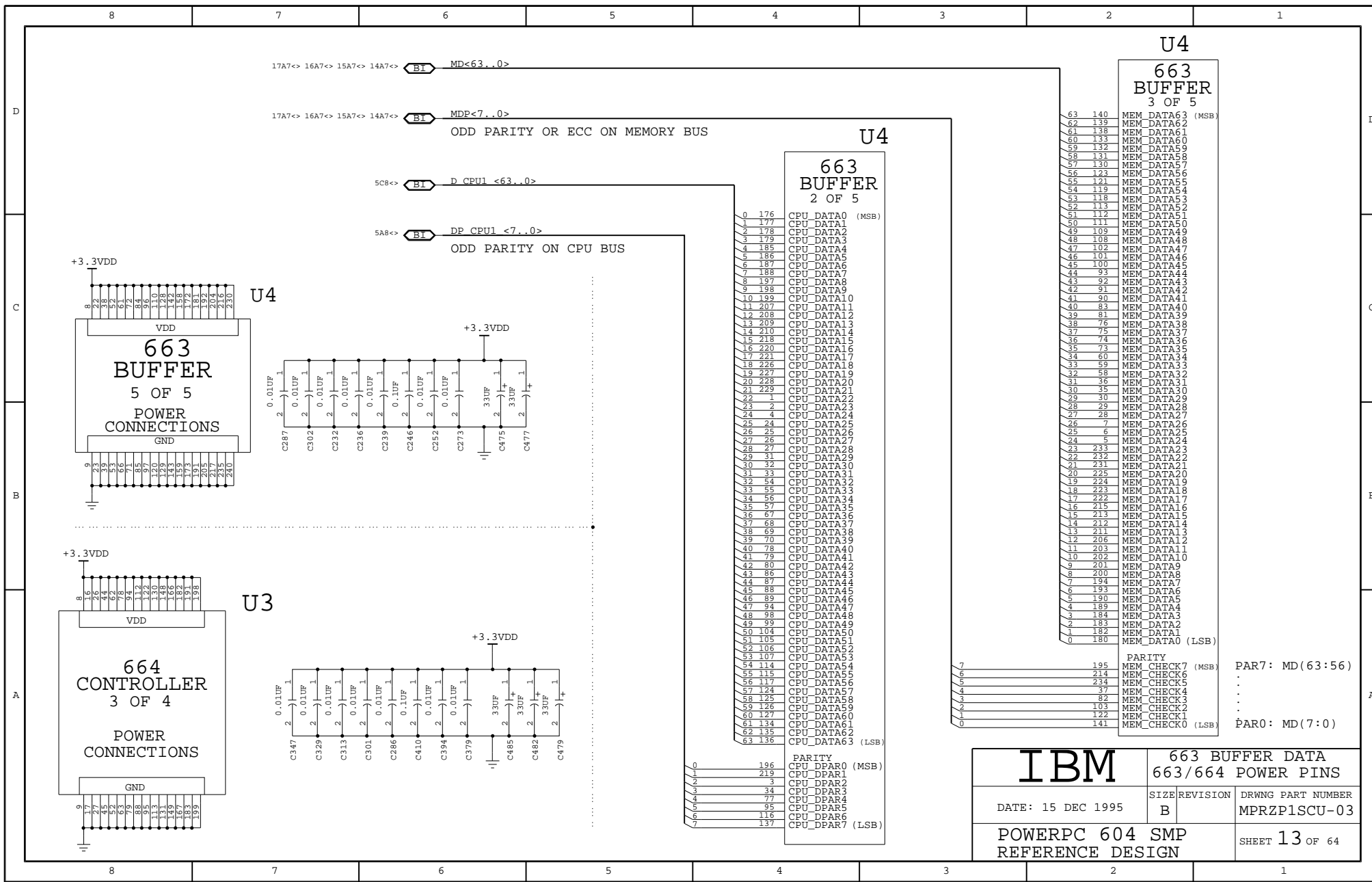
DATE: 15 DEC 1995

SIZE  
BREVISION  
BDRWNG PART NUMBER  
MPRZP1SCU-03POWERPC 604 SMP  
REFERENCE DESIGN

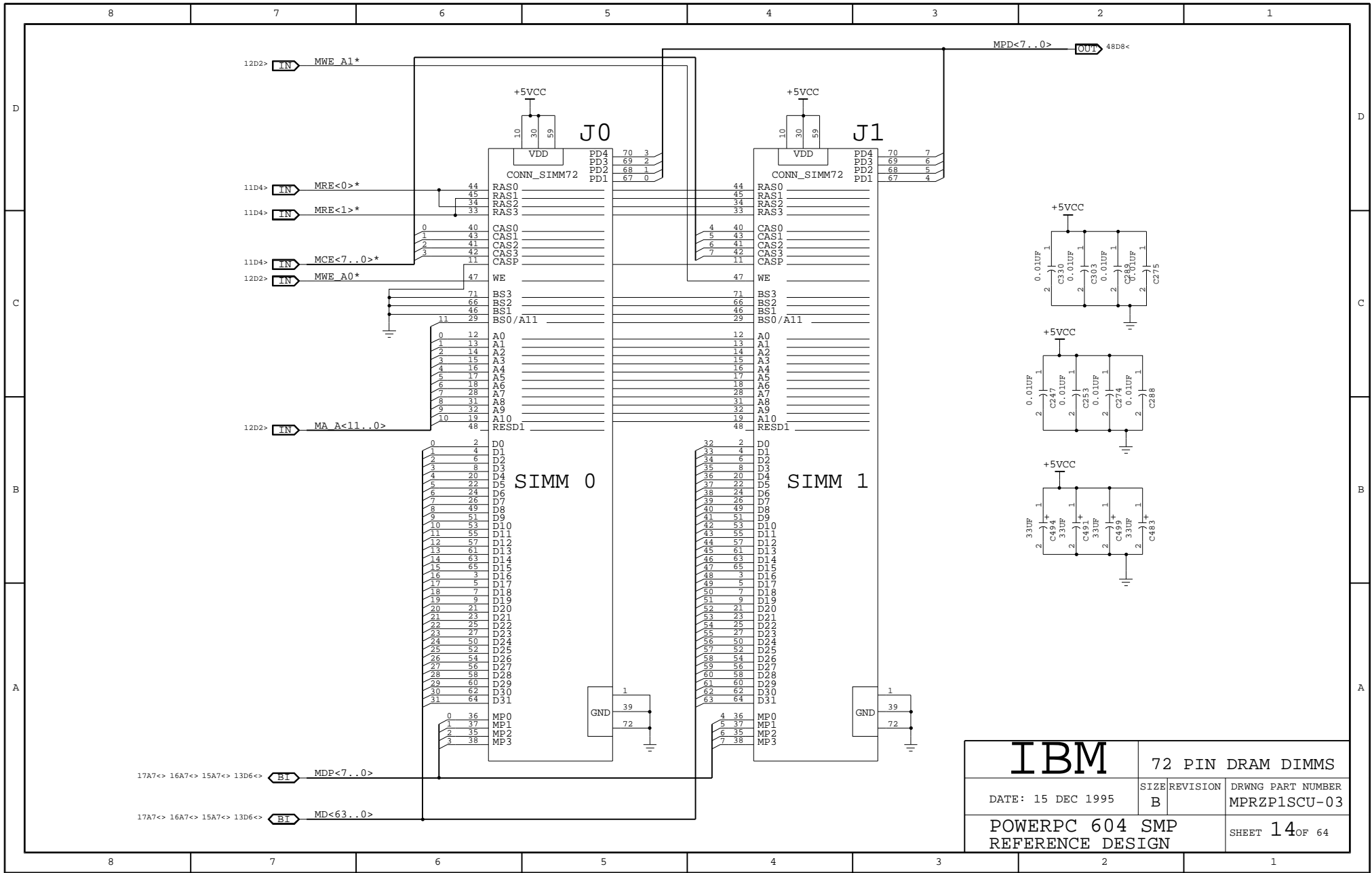
SHEET 11 OF 64

MOTHERBOARD

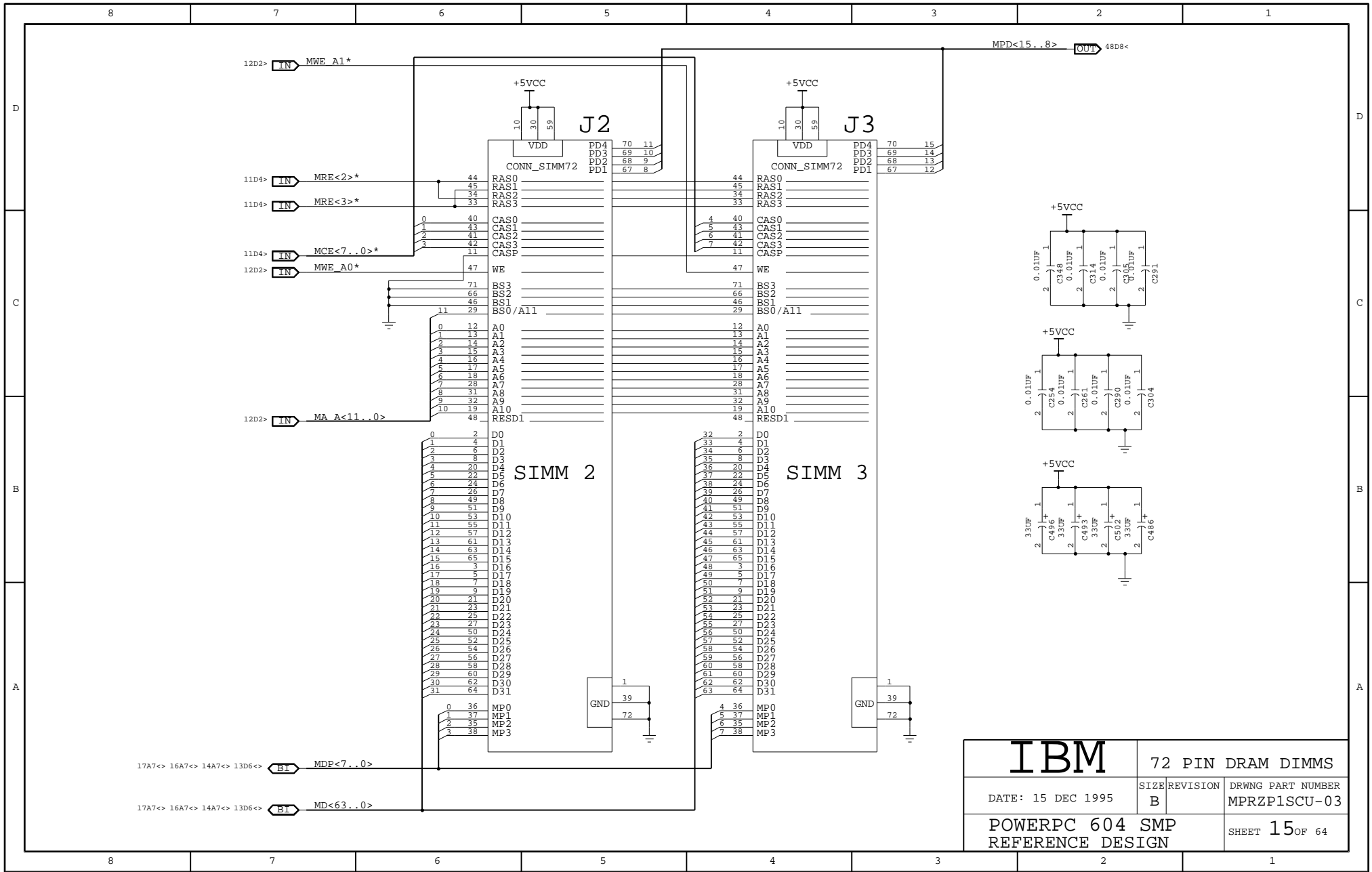




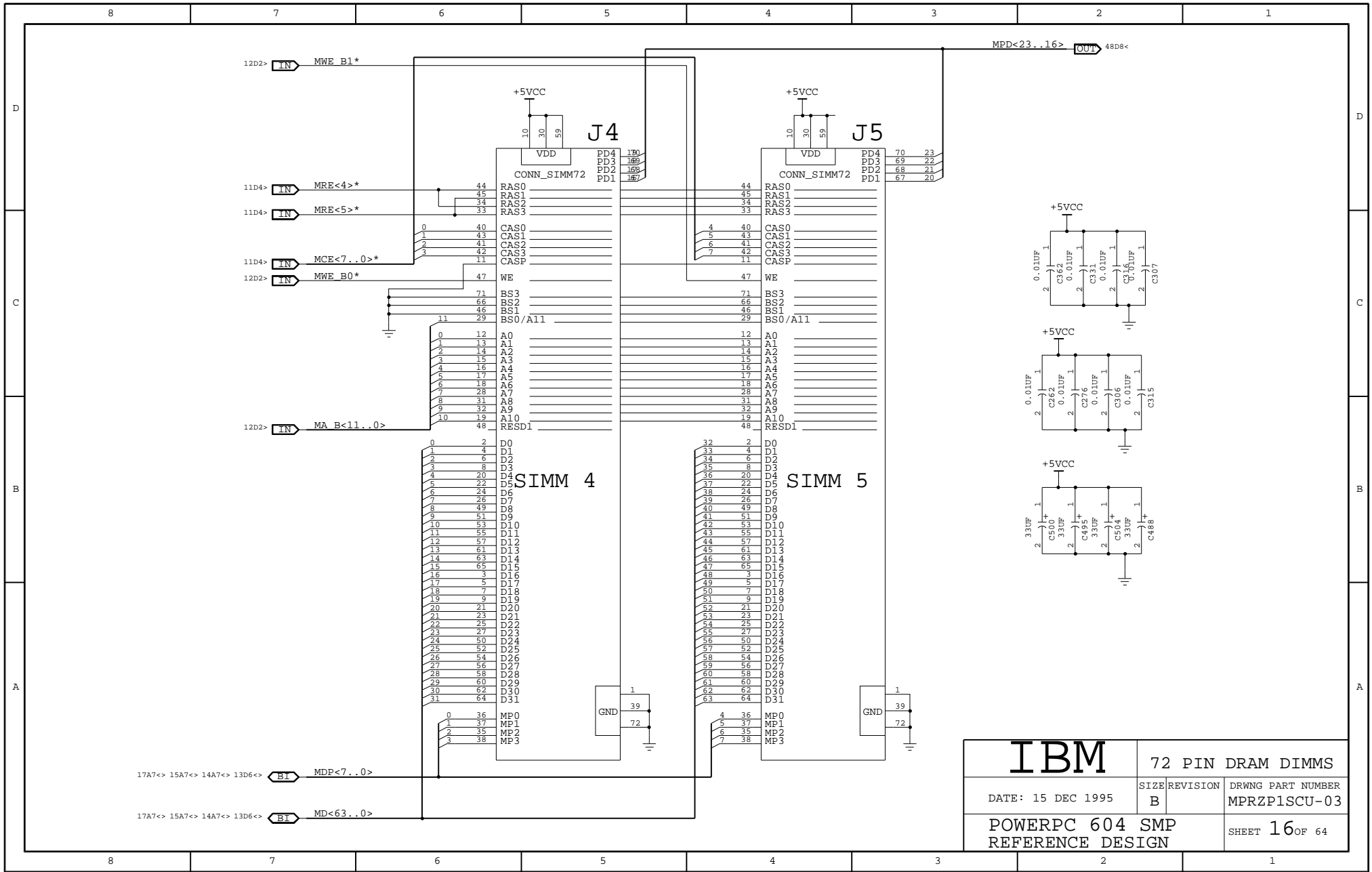
MOTHERBOARD



MOTHERBOARD

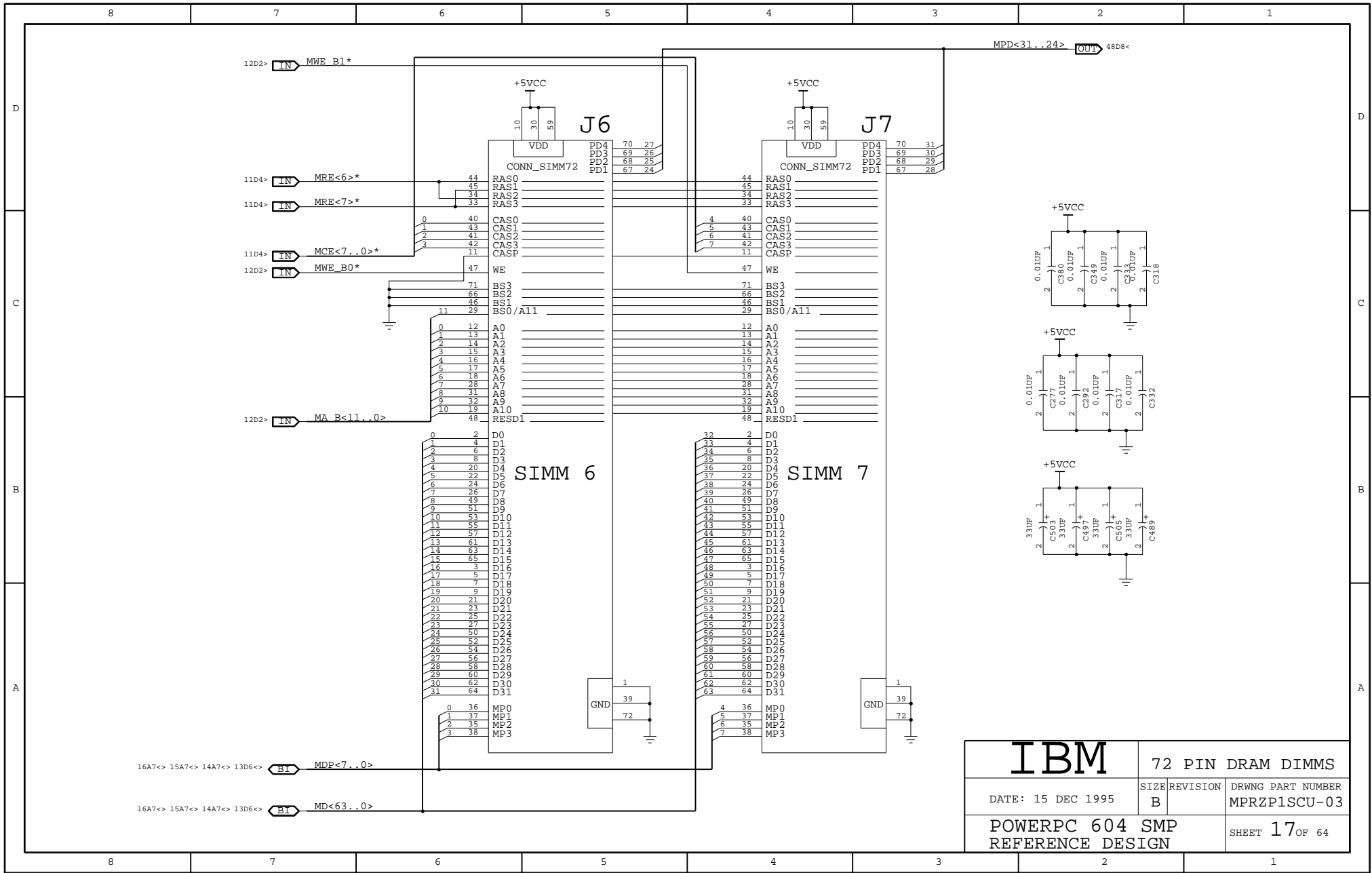


MOTHERBOARD



MOTHERBOARD



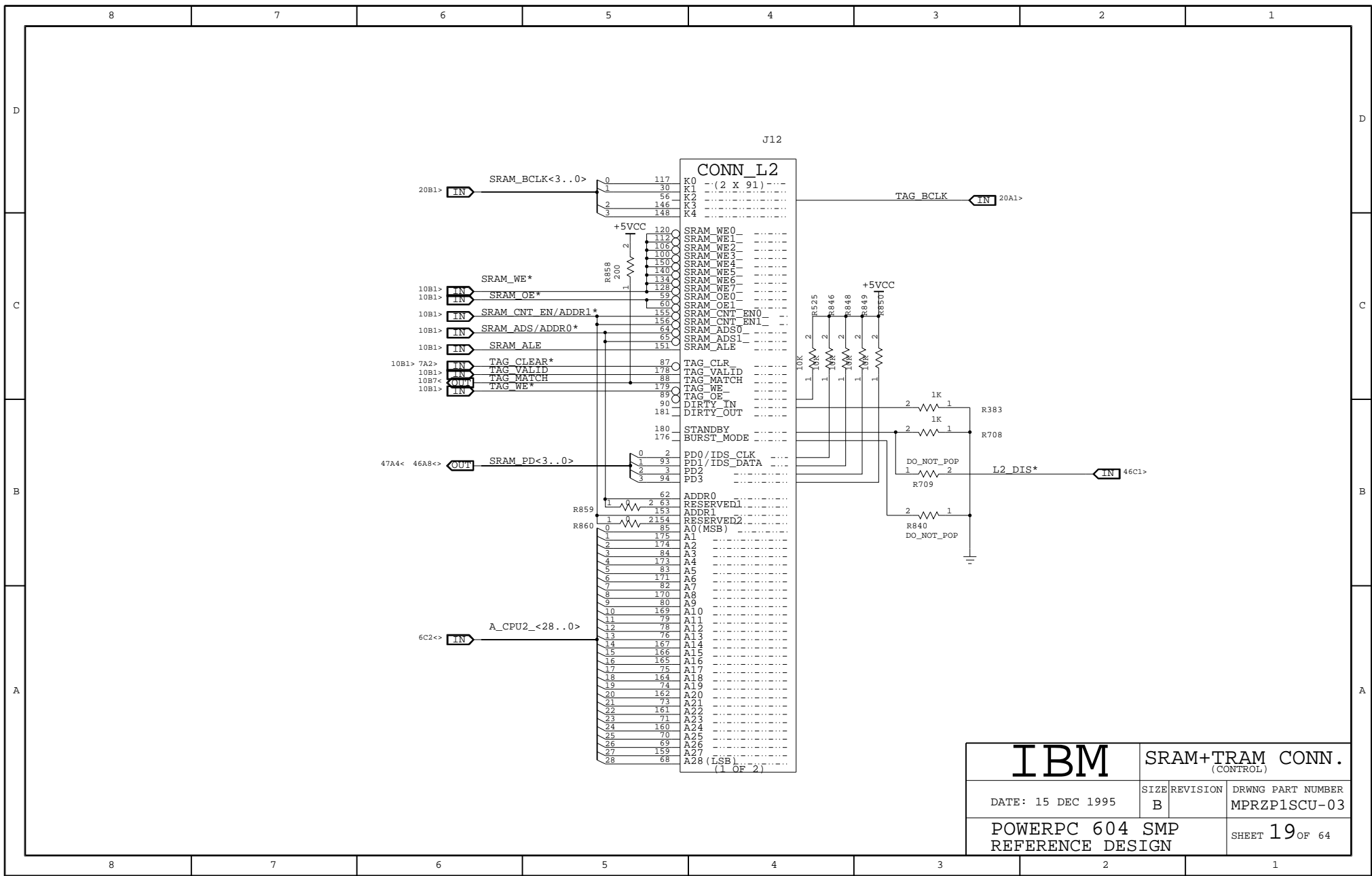


# MOTHERBOARD



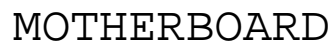
IBM		SRAM+TRAM CONN. (DATA)	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 18 OF 64	

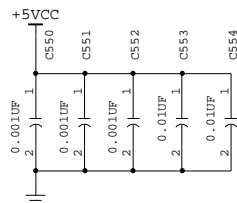
MOTHERBOARD



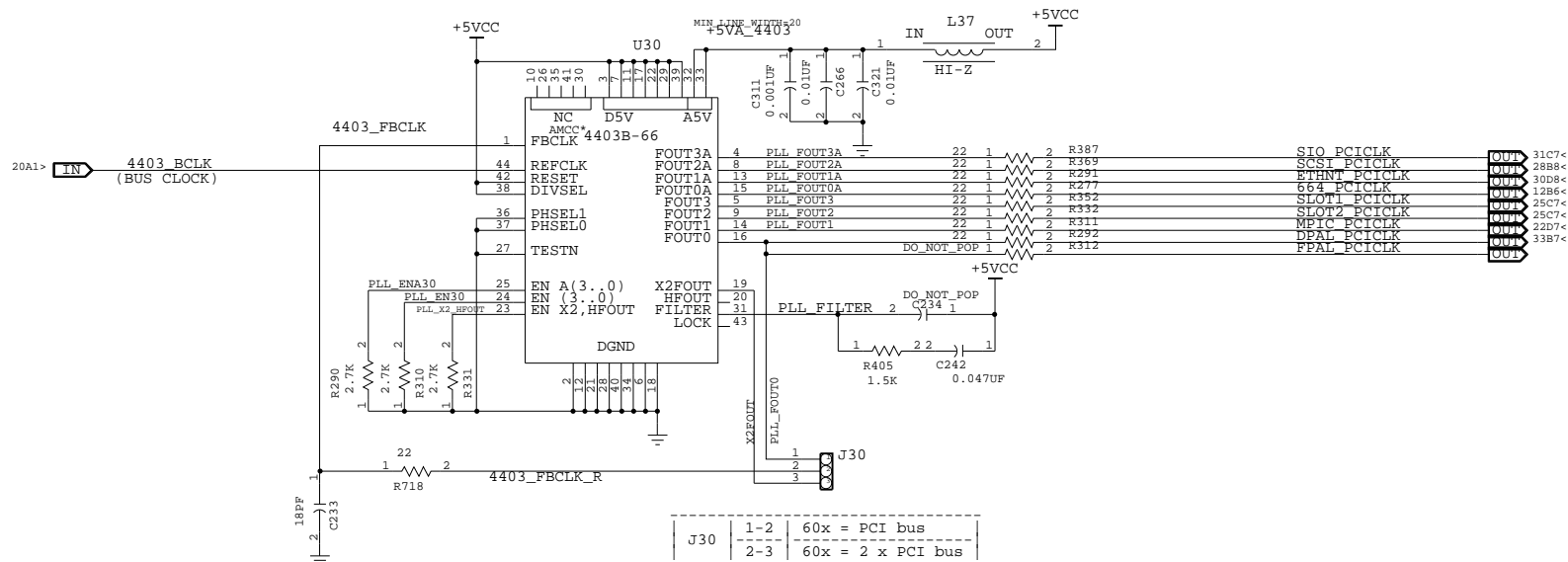
<b>IBM</b>		<b>SRAM+TRAM CONN.</b> (CONTROL)	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 19 OF 64	

MOTHERBOARD





# PCI CLOCK PLL



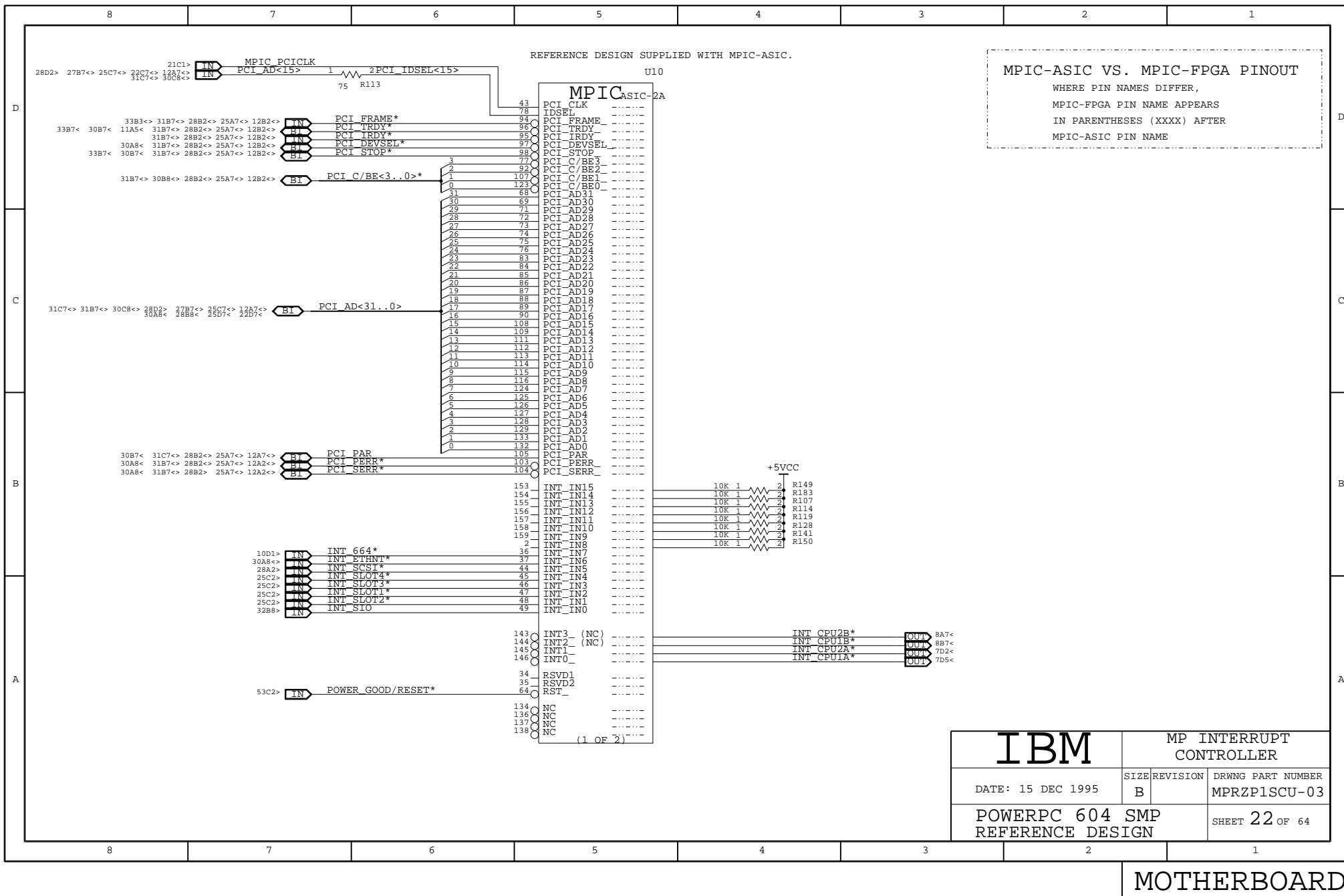
DIVSEL=0 --> VCO freq is divided by 4  
 DIVSEL=1 --> VCO freq is divided by 8

PHSEL (1:0)	Output fed to FBCLK	Output Phase Relationships
		Fout (0-3)   HFout   X2Fout (/8)
00	Fout(0-3)	0   0   2(0)
00	X2Fout(/8)	0/2   0/4   2(0)

0 implies the output is aligned with REFCLK  
 2() implies the output is at twice the freq of REFCLK

IBM		PCI CLOCKS	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER
POWERPC 604 SMP		MPRPZP1SCU-03	
REFERENCE DESIGN		SHEET 21 OF 64	

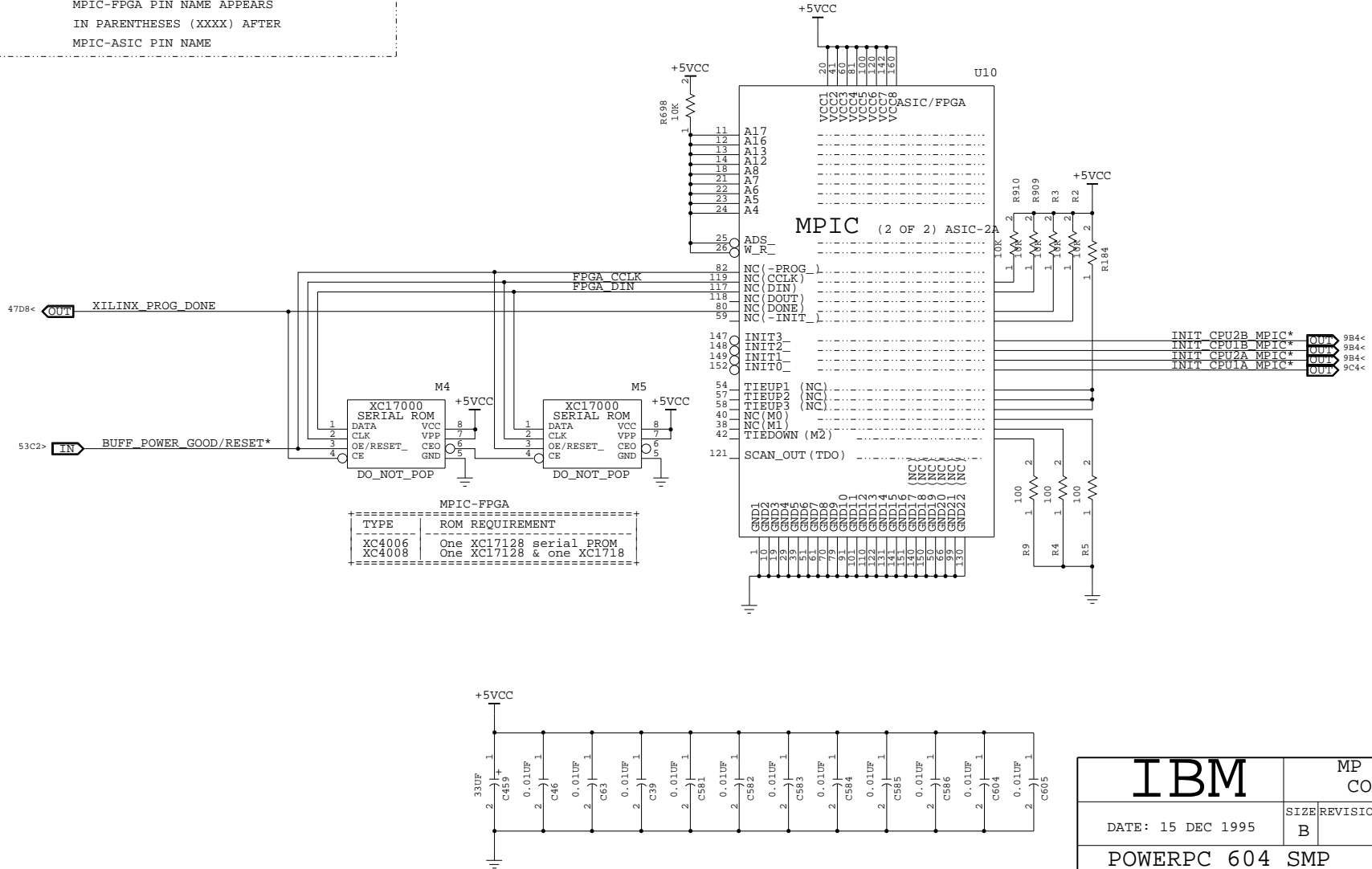
MOTHERBOARD



# MPCI-ASIC VS. MPIC-FPGA PINOUT

WHERE PIN NAMES DIFFER,  
MPIC-FPGA PIN NAME APPEARS  
IN PARENTHESES (XXXX) AFTER  
MPIC-ASIC PIN NAME

REFERENCE DESIGN SUPPLIED WITH MPIC-ASIC.



IBM

MP INTERRUPT  
CONTROLLER

DATE: 15 DEC 1995

SIZE  
B

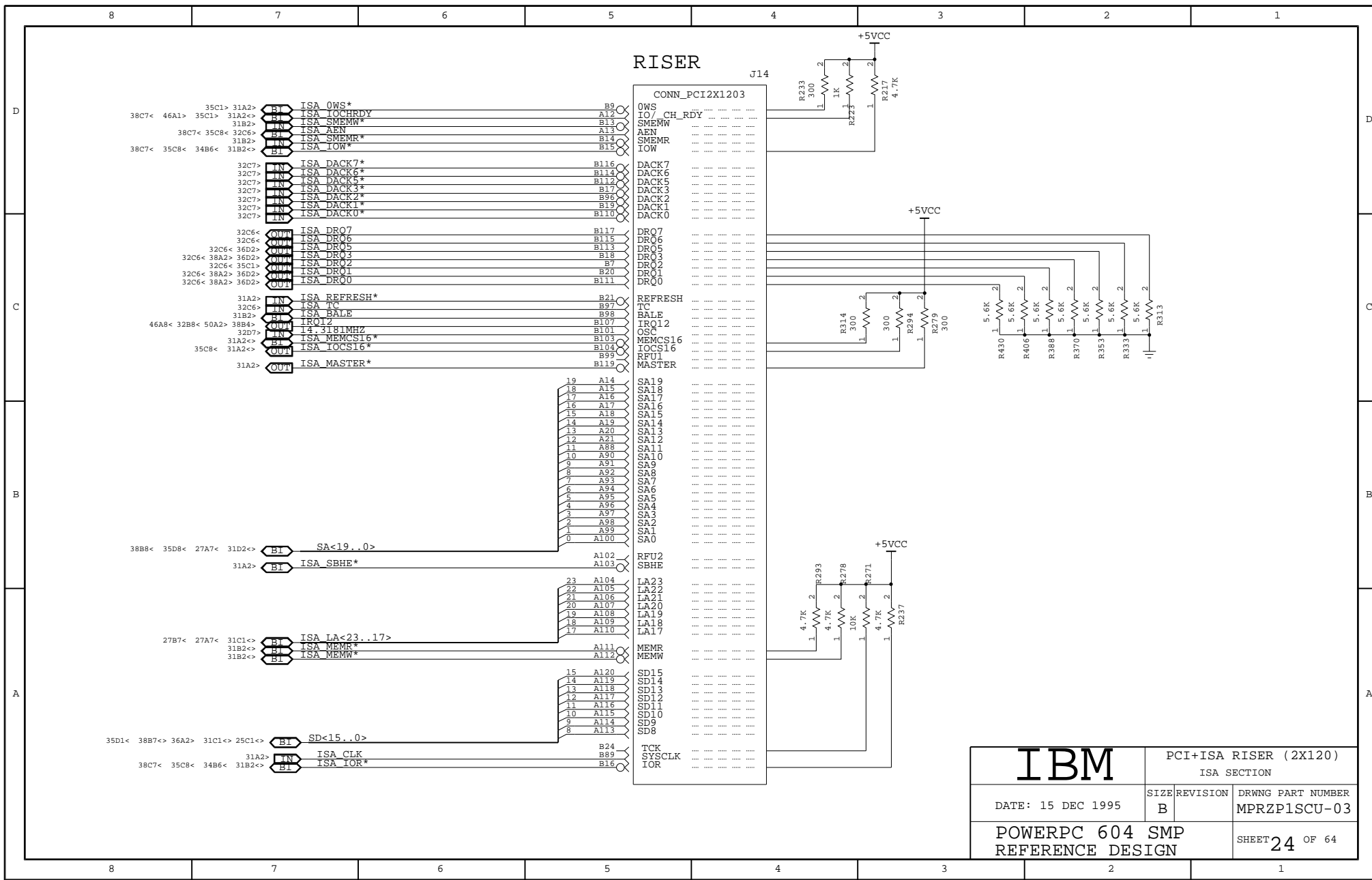
REVISION  
B

DRWNG PART NUMBER  
MPRZP1SCU-03

POWERPC 604 SMP  
REFERENCE DESIGN

SHEET 23 OF 64

MOTHERBOARD

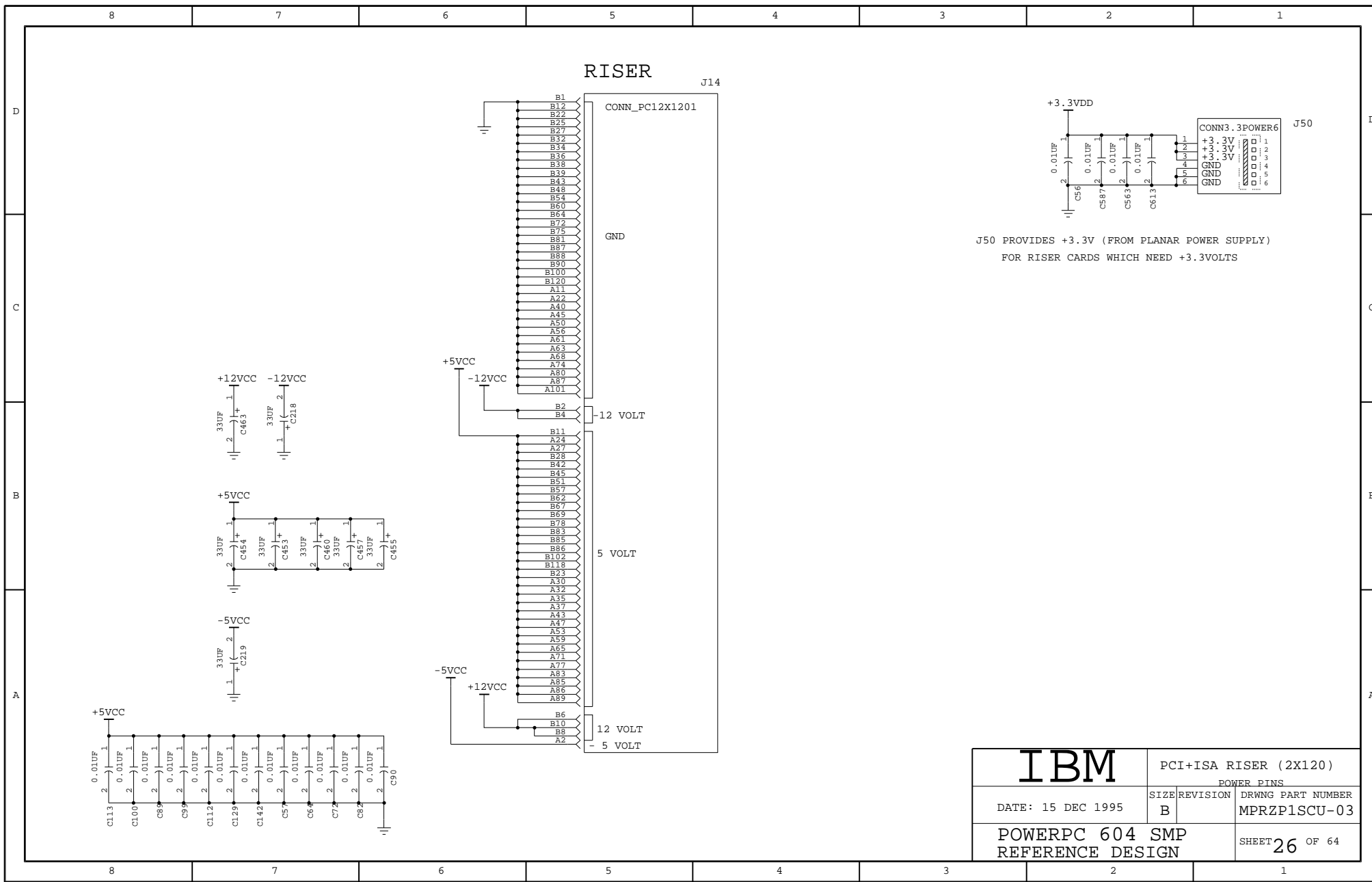


<b>IBM</b>		PCI+ISA RISER (2X120)	
		ISA SECTION	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 24 OF 64

**MOTHERBOARD**

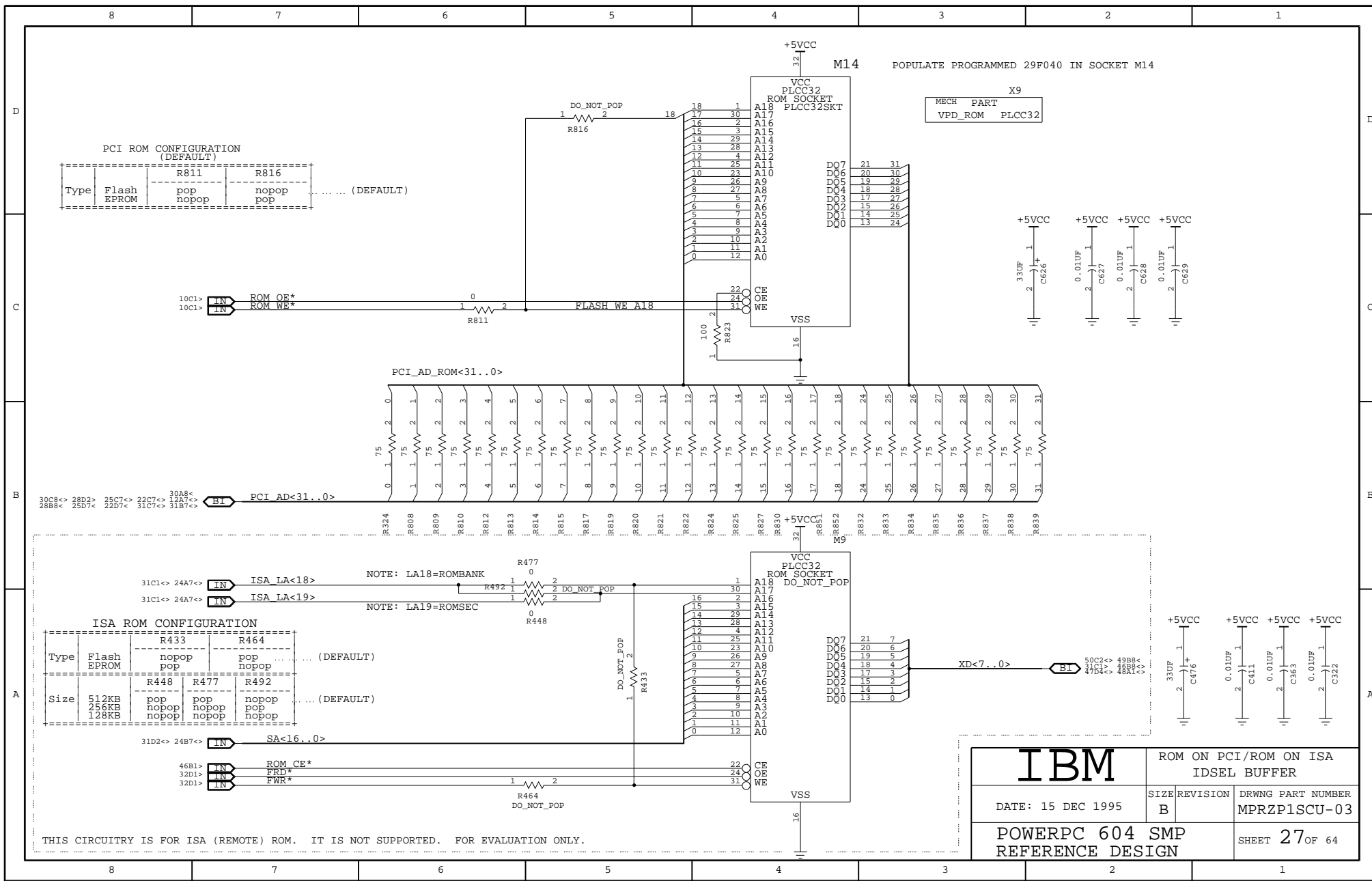




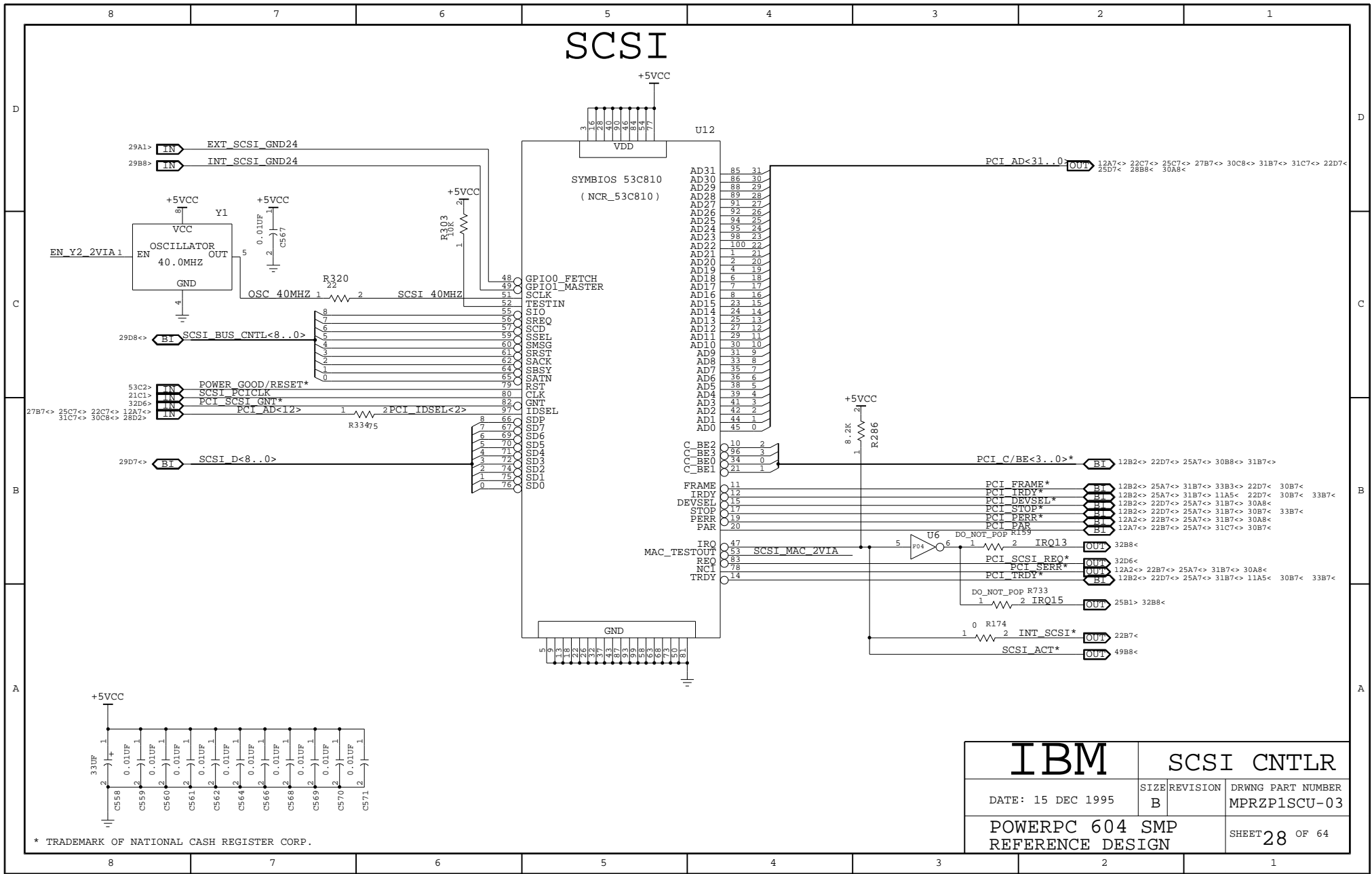


IBM		PCI+ISA RISER (2X120)	
DATE: 15 DEC 1995	SIZE	REVISION	POWER PINS DRWNG PART NUMBER
	B		MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 26 OF 64

**MOTHERBOARD**



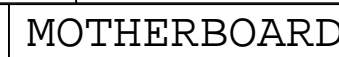
MOTHERBOARD

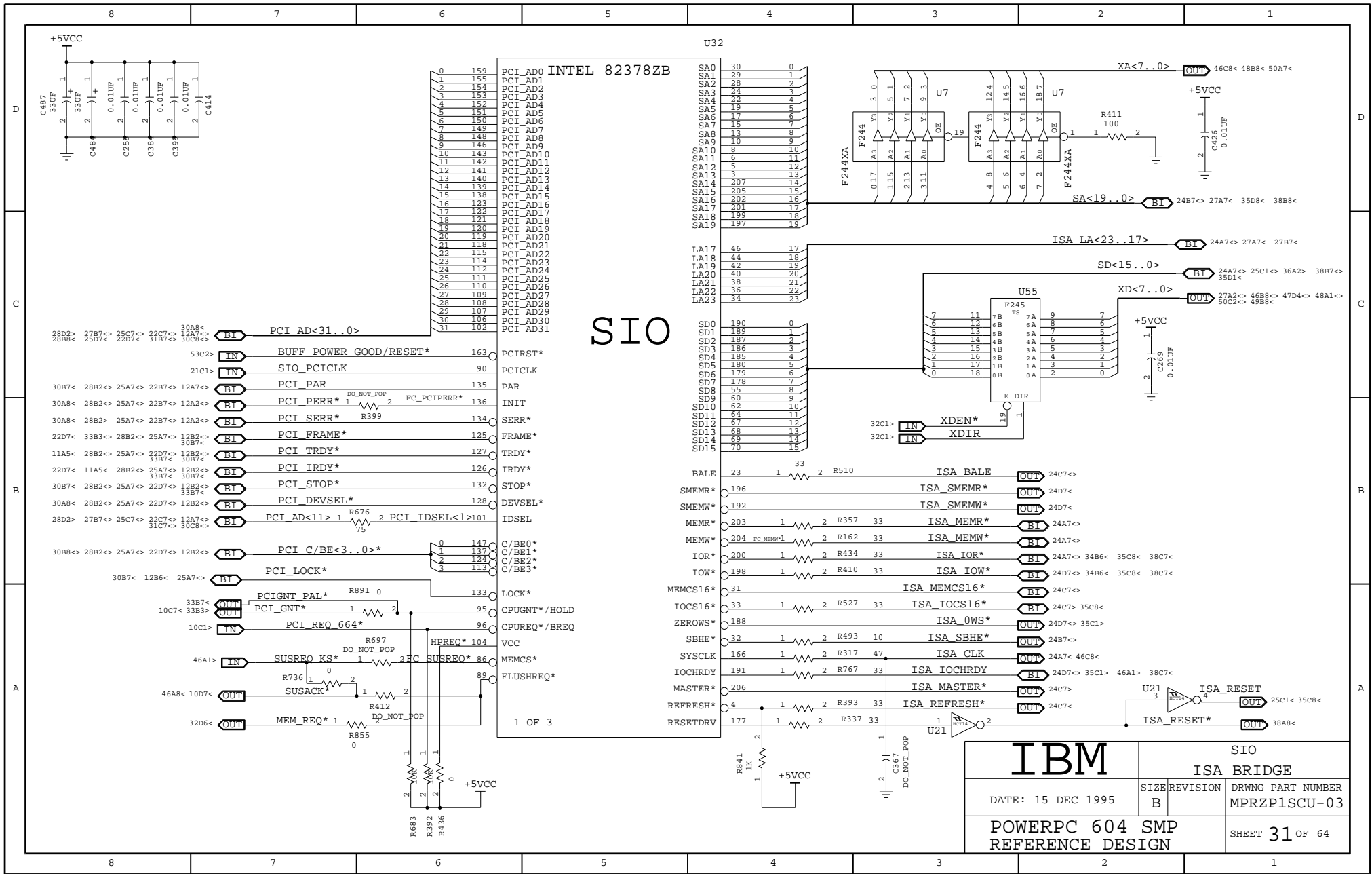


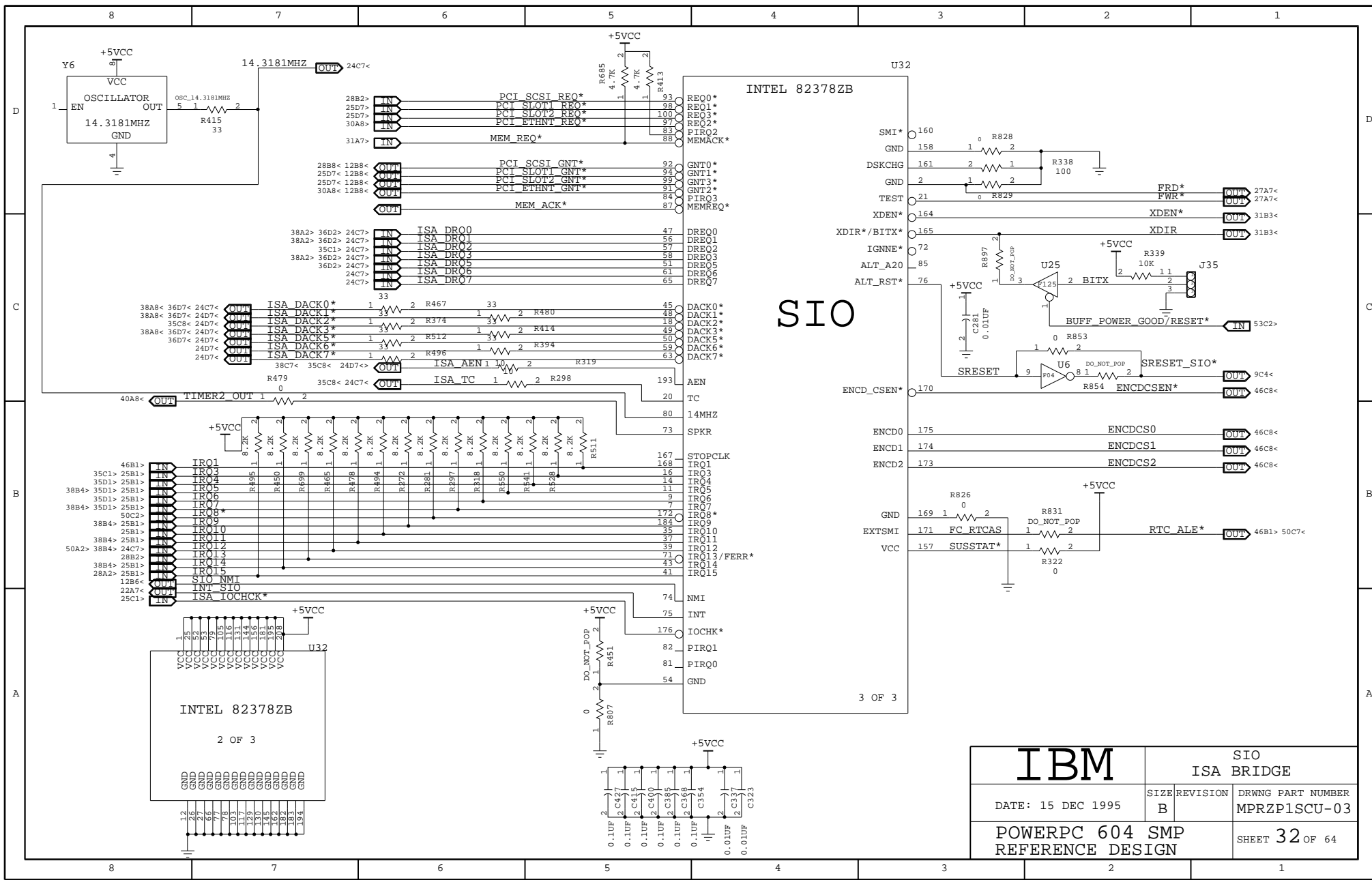
IBM		SCSI CNTLR	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 28 OF 64	

MOTHERBOARD





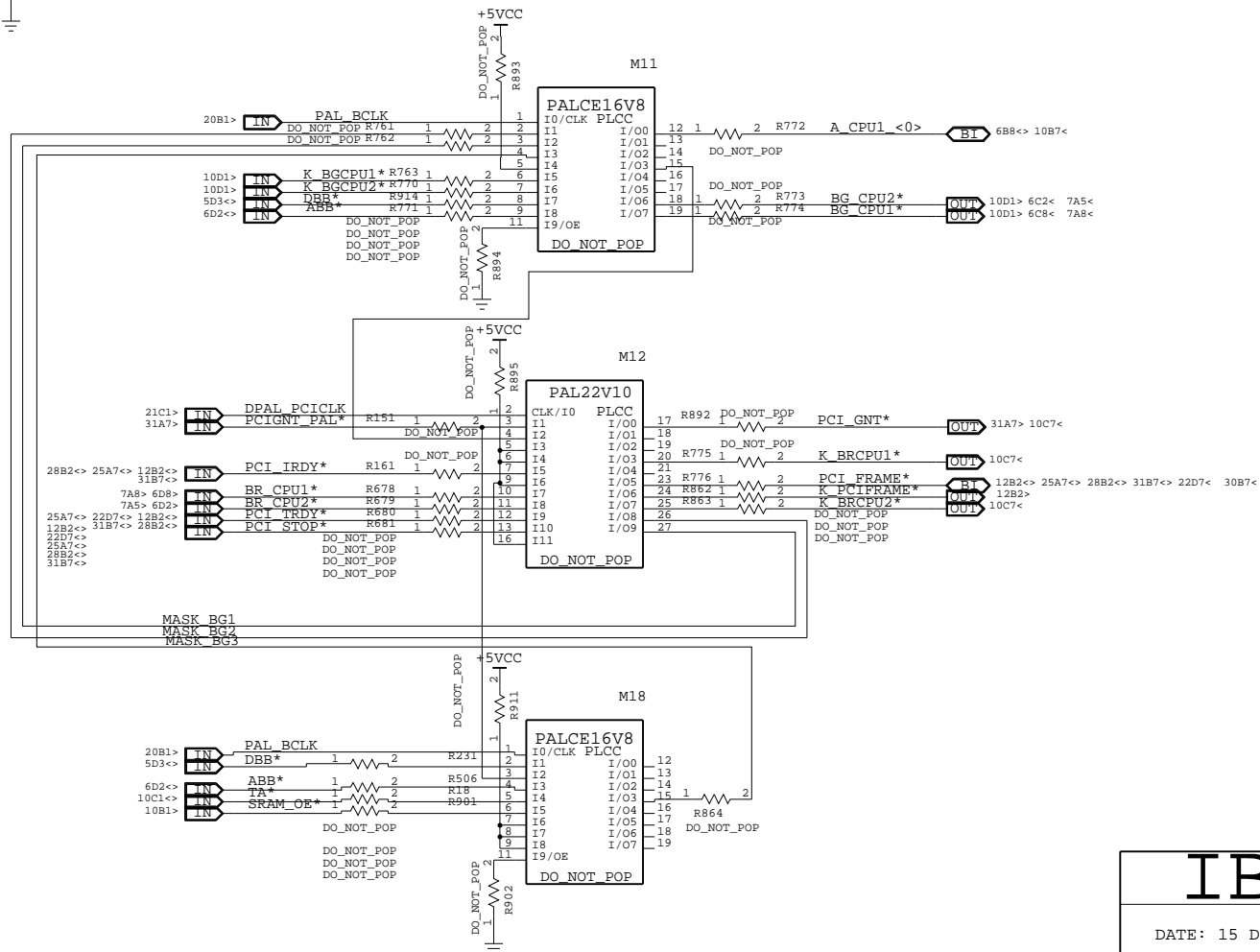




MOTHERBOARD

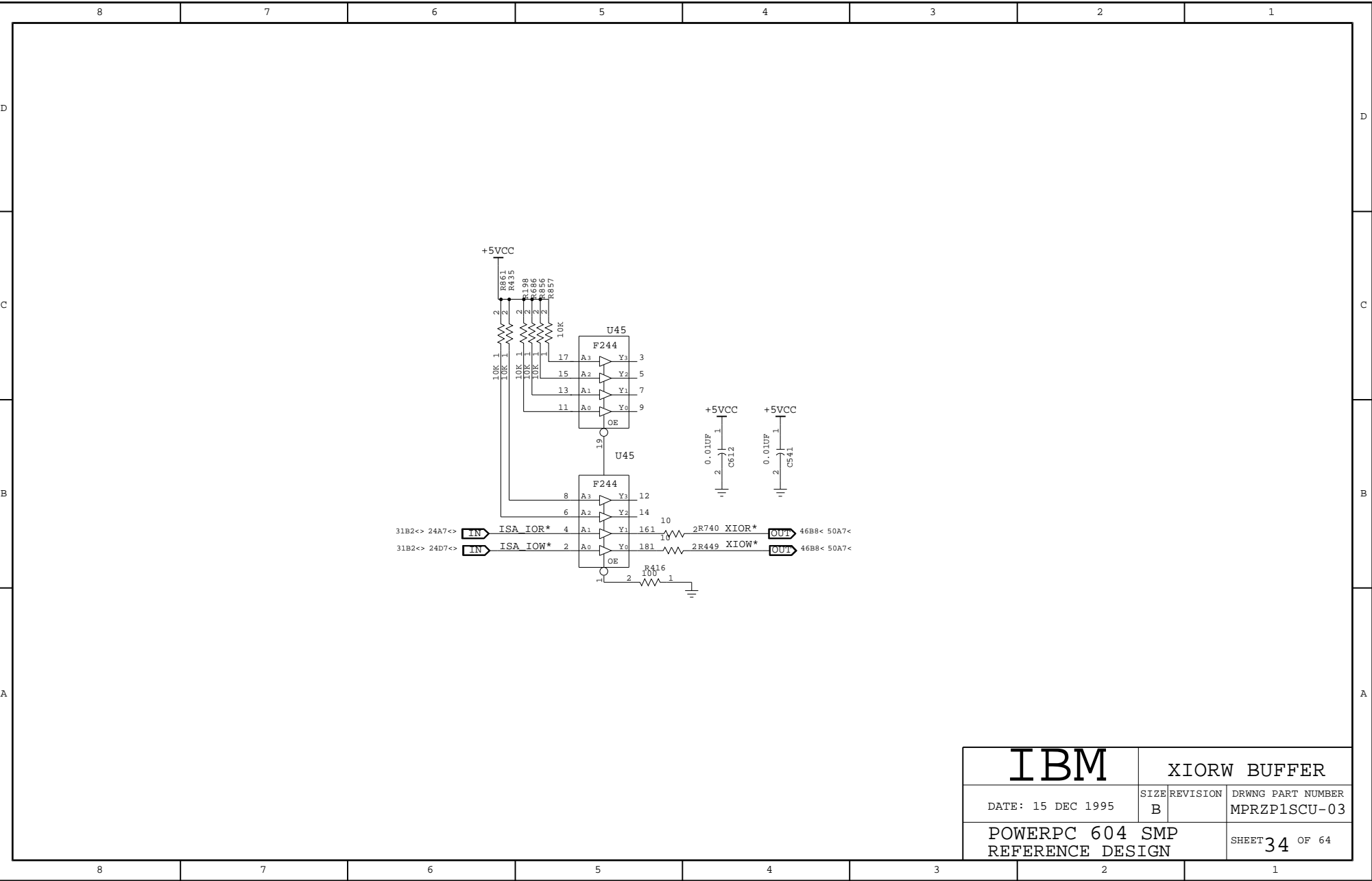


COMPONENTS ON THIS THIS ARE NOT REQUIRED IF 82664 CONTROLLER VERSION 1.2 (P/N 20H2842) OR LATER IS USED

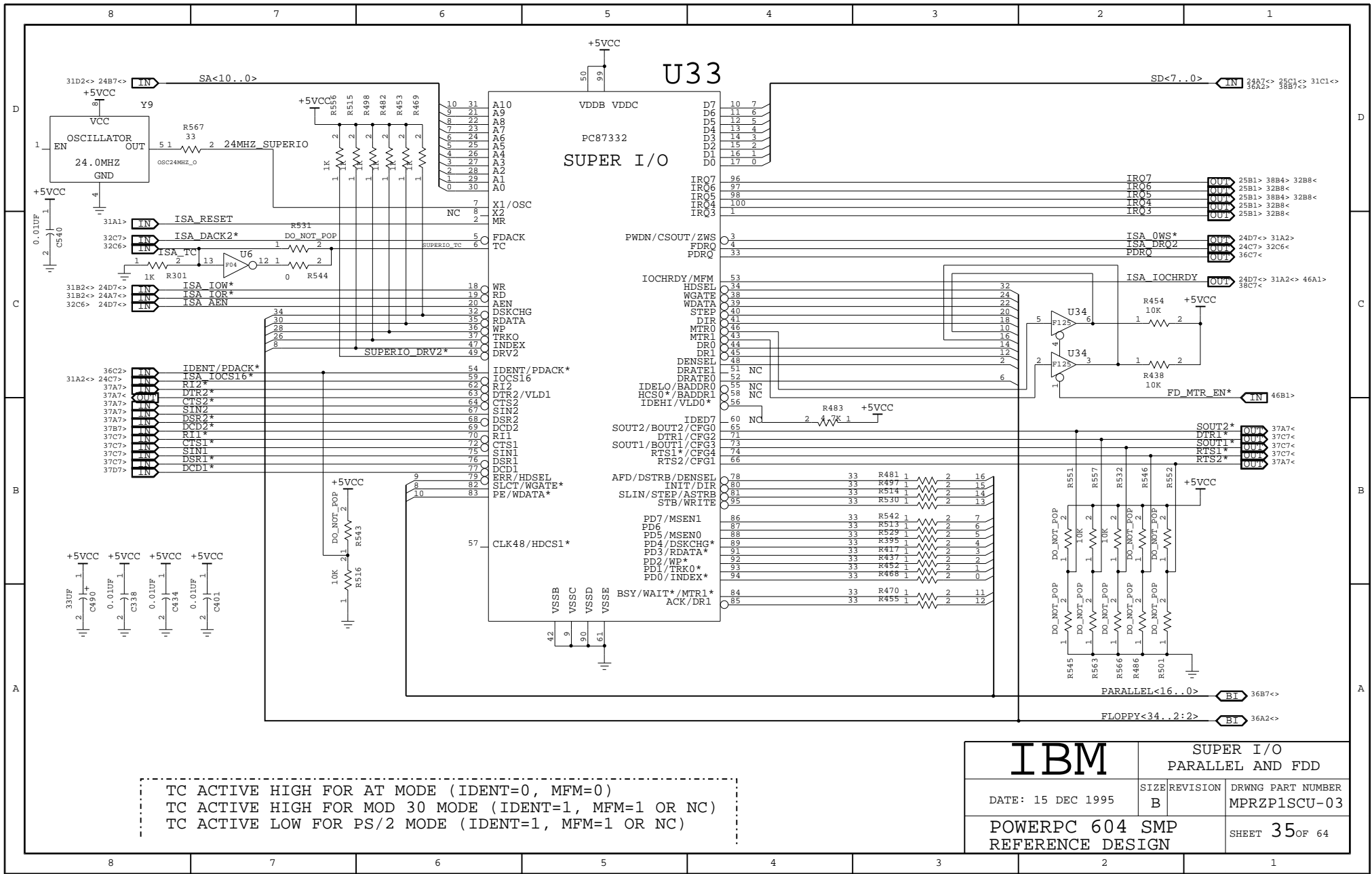


IBM		SPARE PALS	
DATE: 15 DEC 1995	SIZE B	REVISION B	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 33 OF 64	

MOTHERBOARD



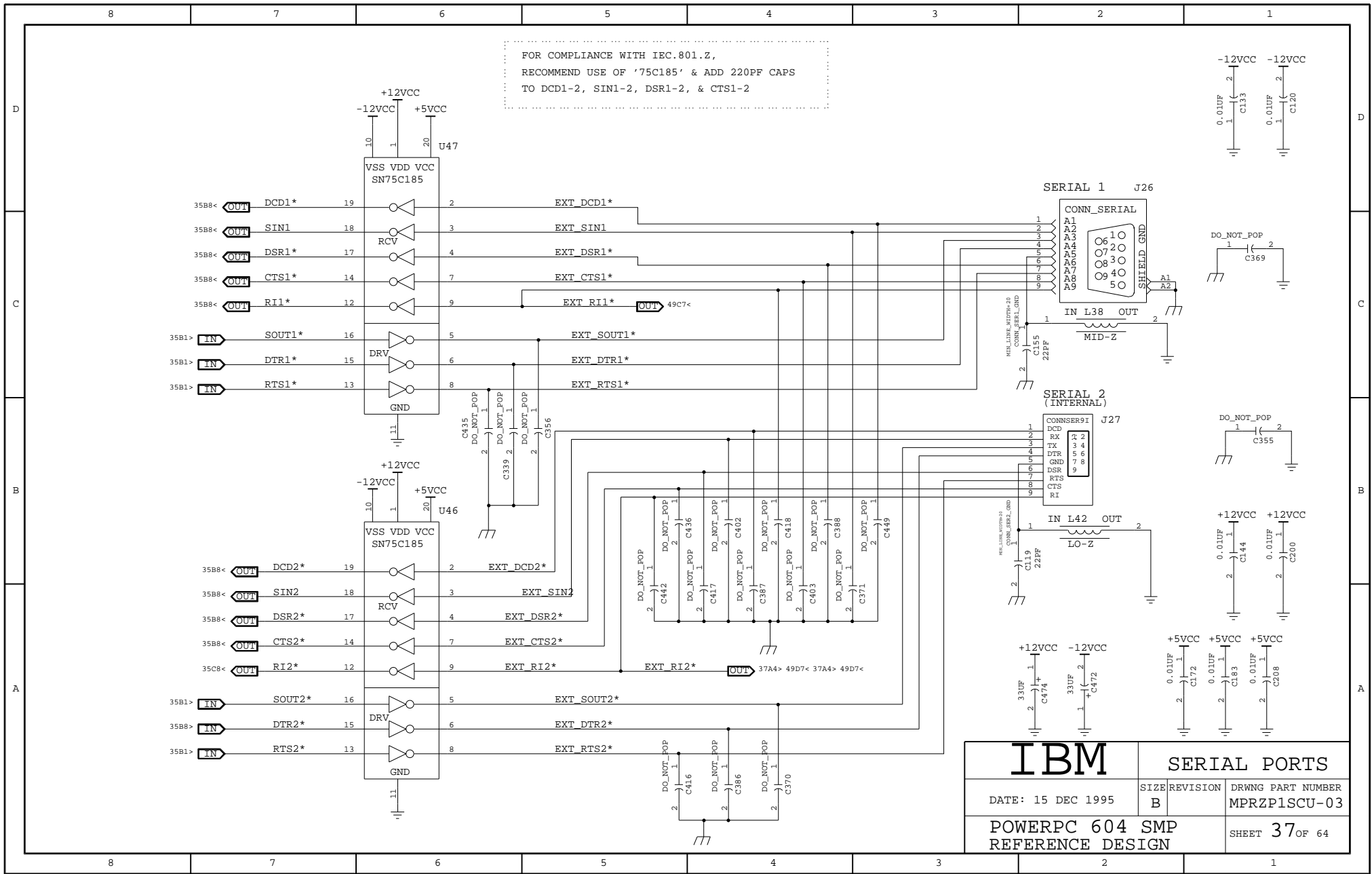
IBM		XIORW BUFFER	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 34 OF 64	



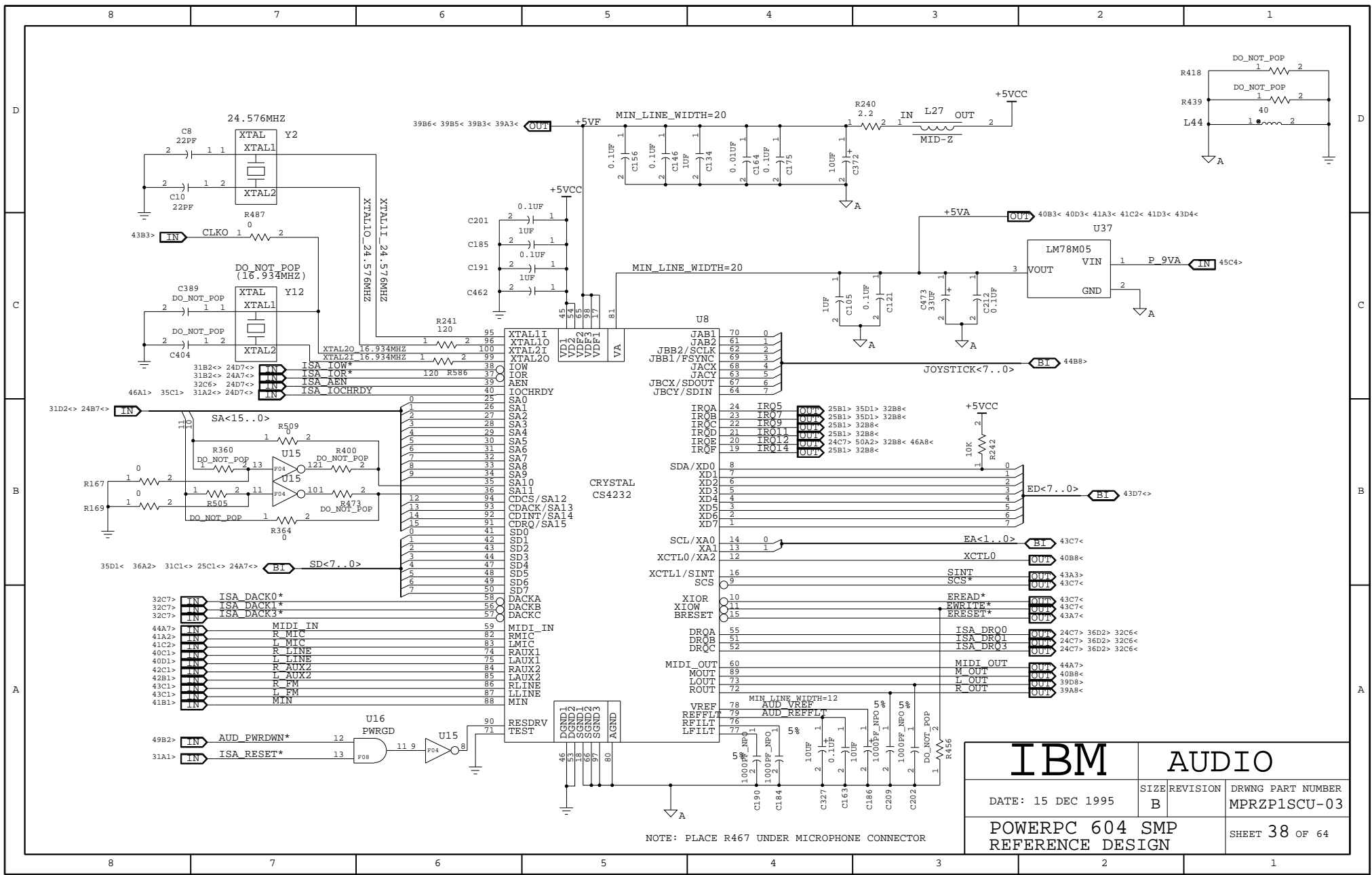
**MOTHERBOARD**

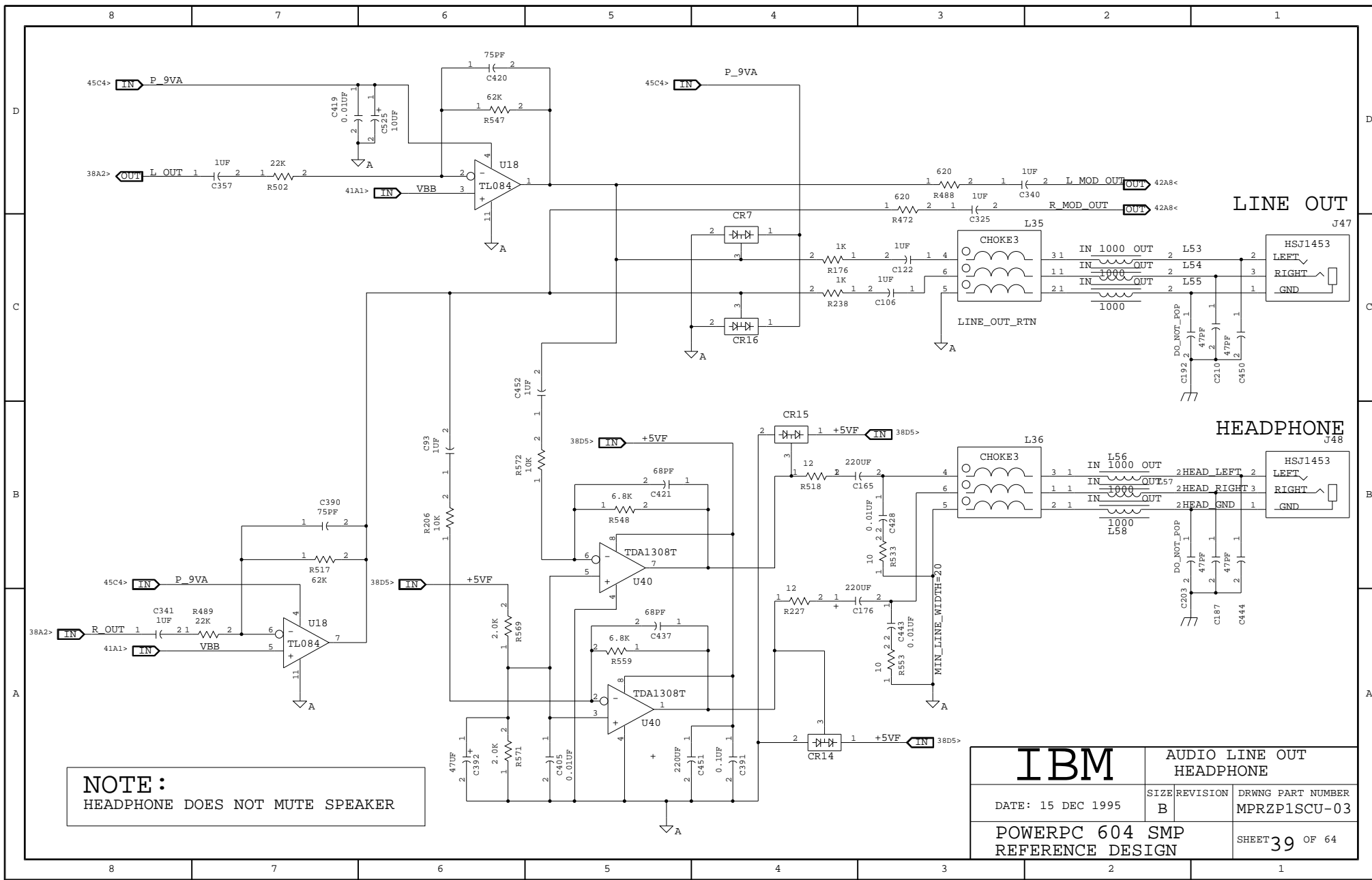


<b>IBM</b>		<b>PARALLEL AND FDD CONNECTORS</b>	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 36 OF 64

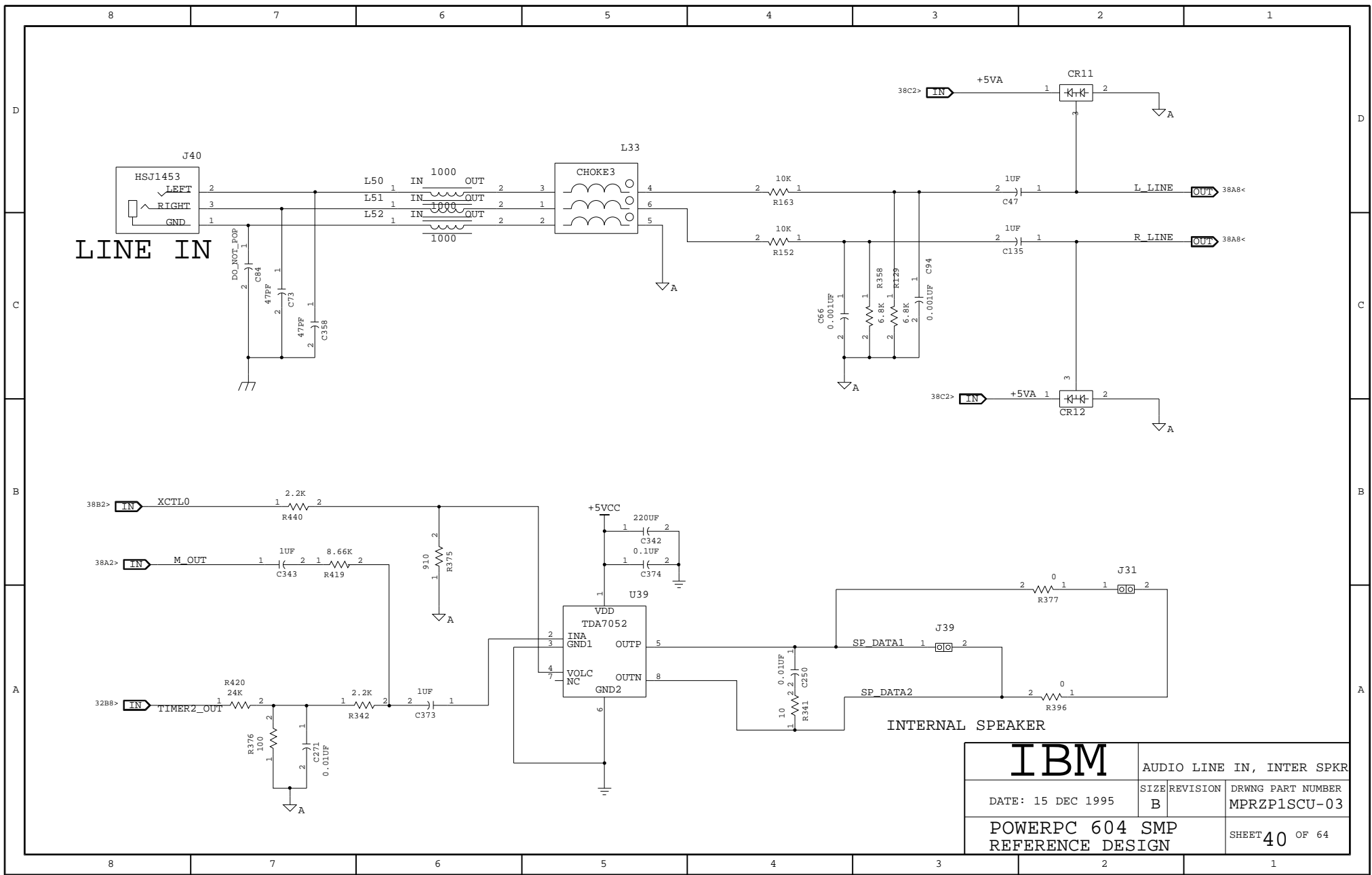


MOTHERBOARD





MOTHERBOARD



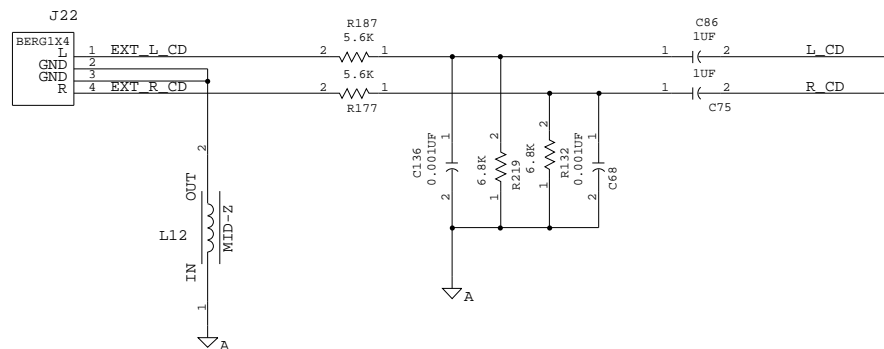
IBM		AUDIO LINE IN, INTER SPKR	
DATE: 15 DEC 1995	SIZE: B	REVISION: B	DRWNG PART NUMBER: MPRZP1SCU-03
POWERPC 604 SMP		SHEET 40 OF 64	
REFERENCE DESIGN			

MOTHERBOARD

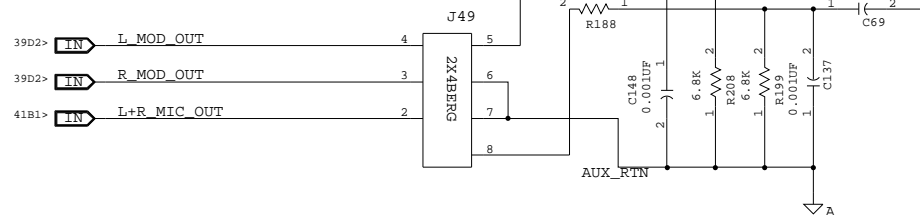




# CDROM

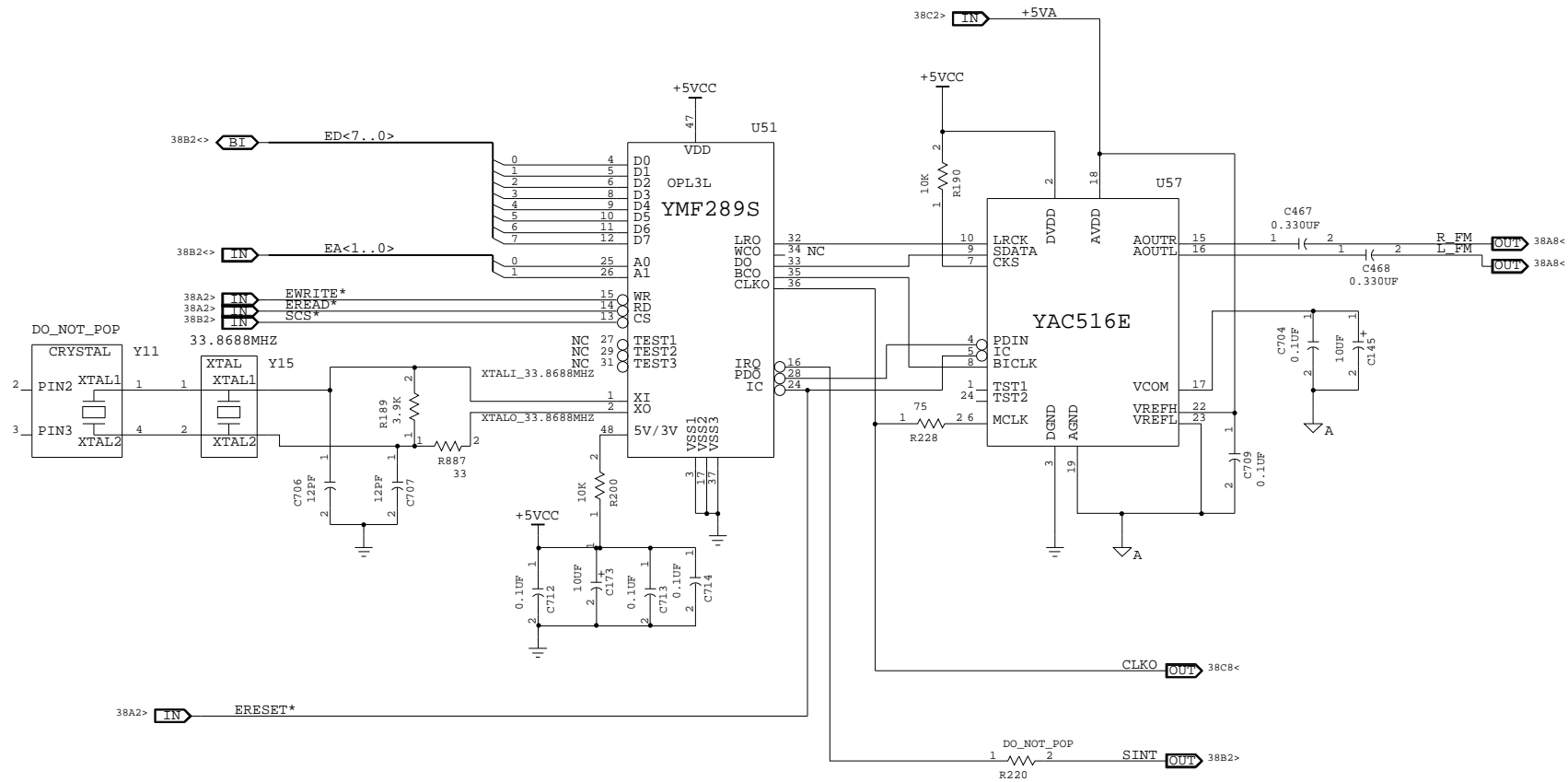


# INTERNAL FAX/MODEM



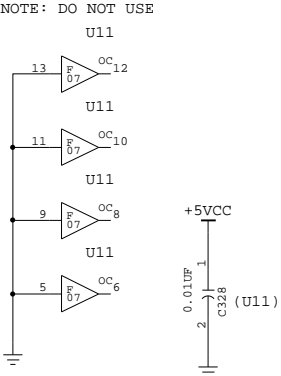
IBM		CD ROM /FAX MODEM	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 42 OF 64	

MOTHERBOARD

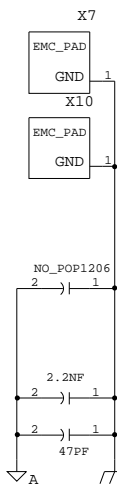
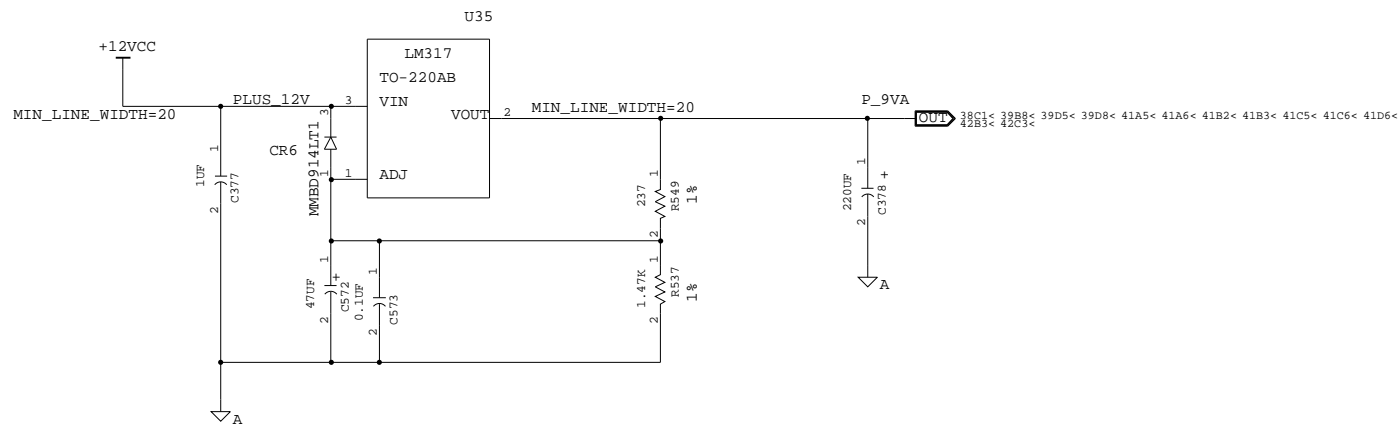


IBM		AUDIO	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 43 OF 64

MOTHERBOARD



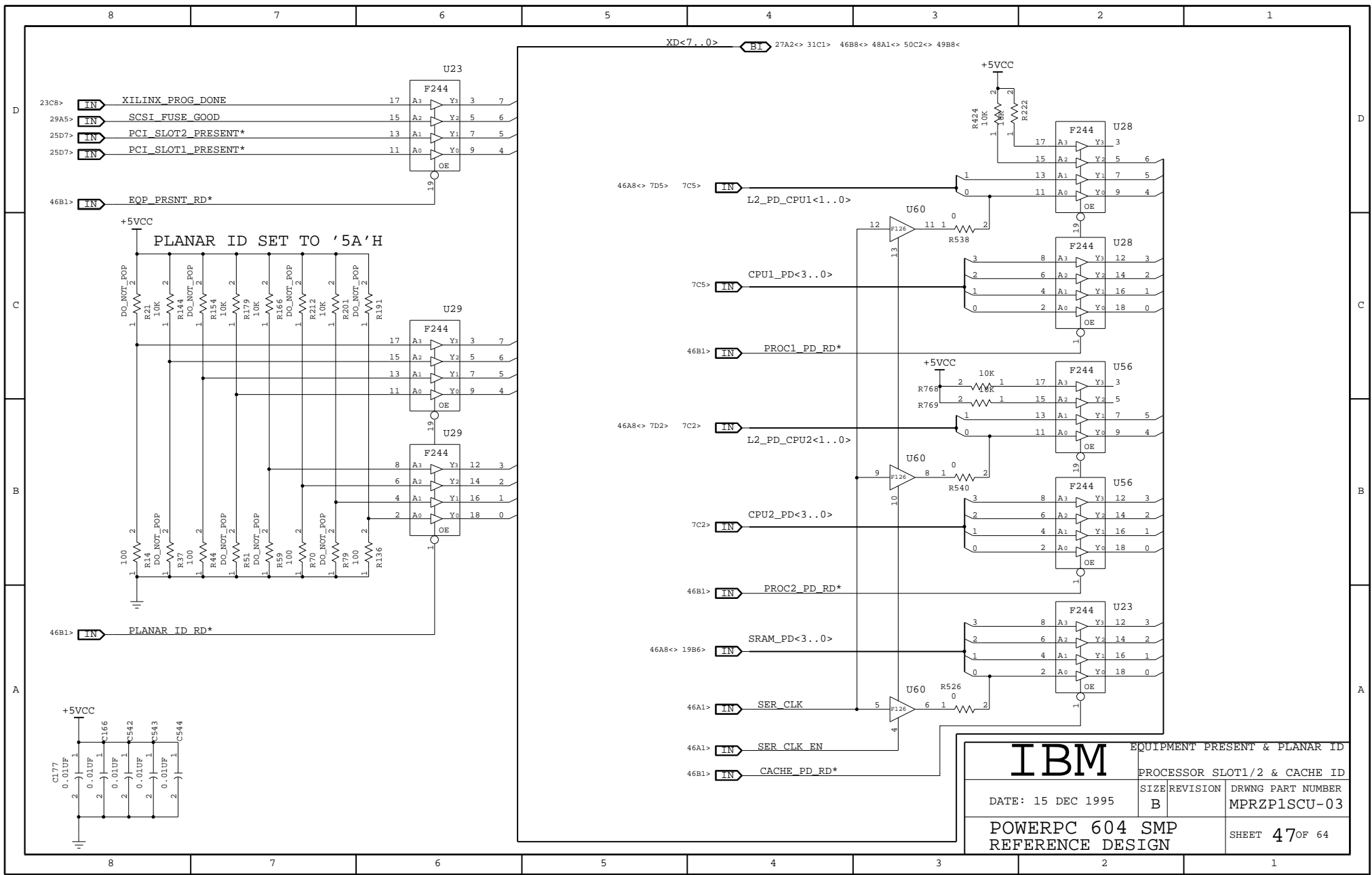
IBM		GAME PORT	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 44 OF 64



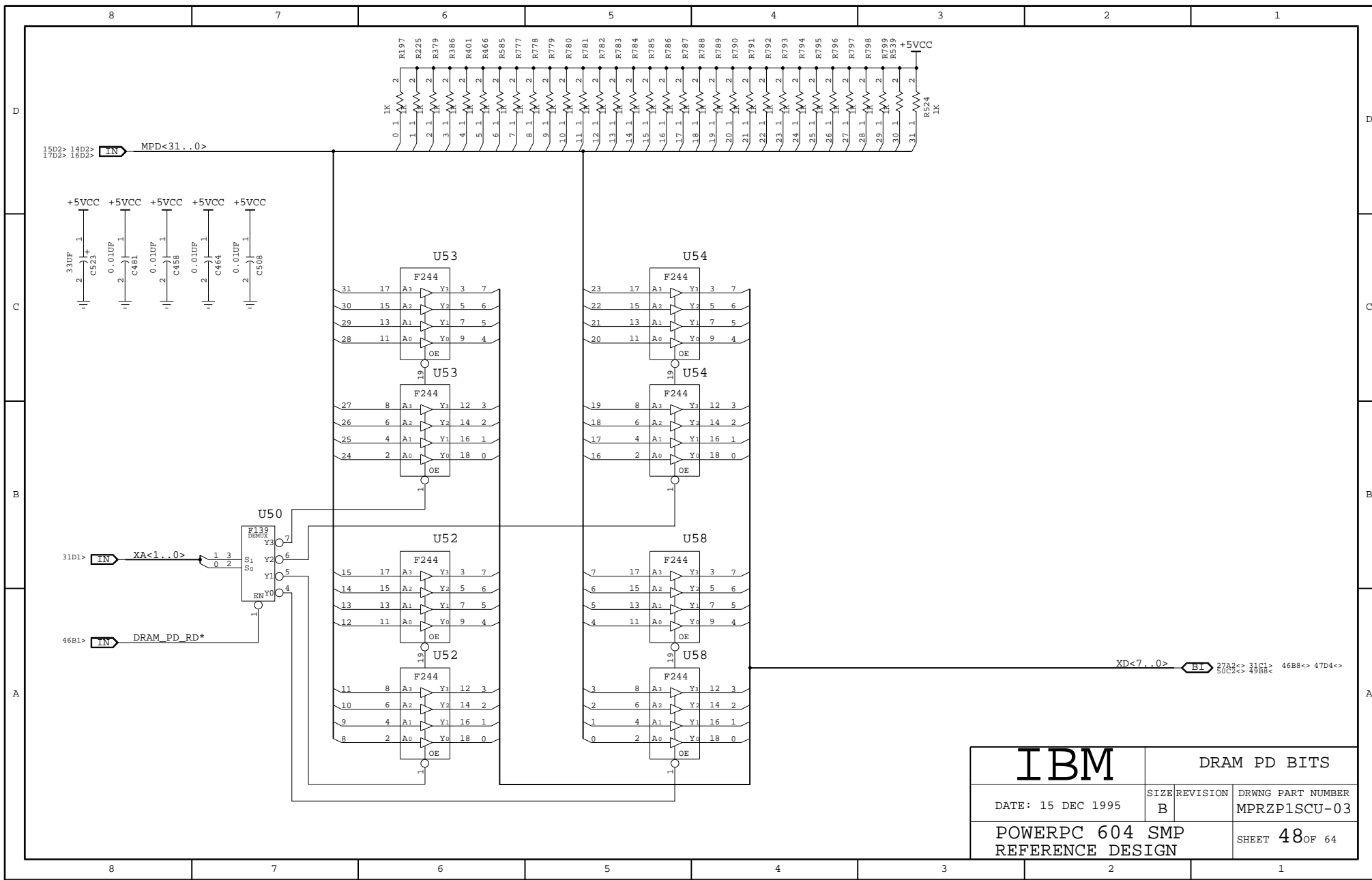
IBM		AUDIO +9V REGULATION	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN		SHEET 45 OF 64	

MOTHERBOARD





MOTHERBOARD



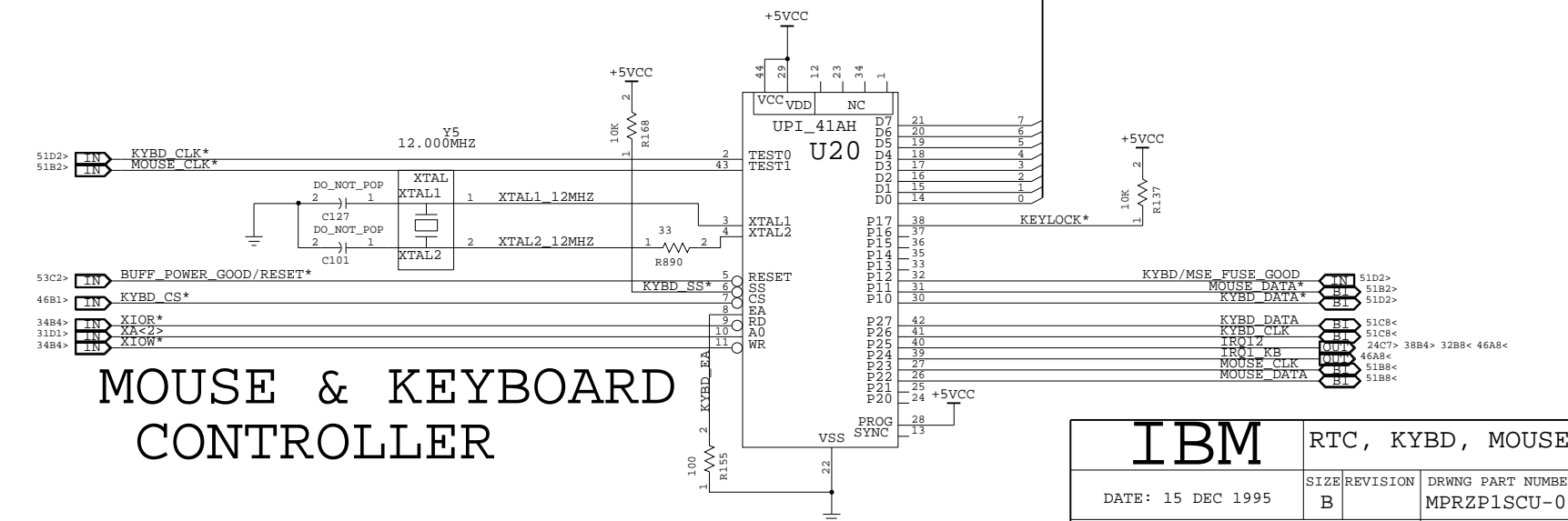
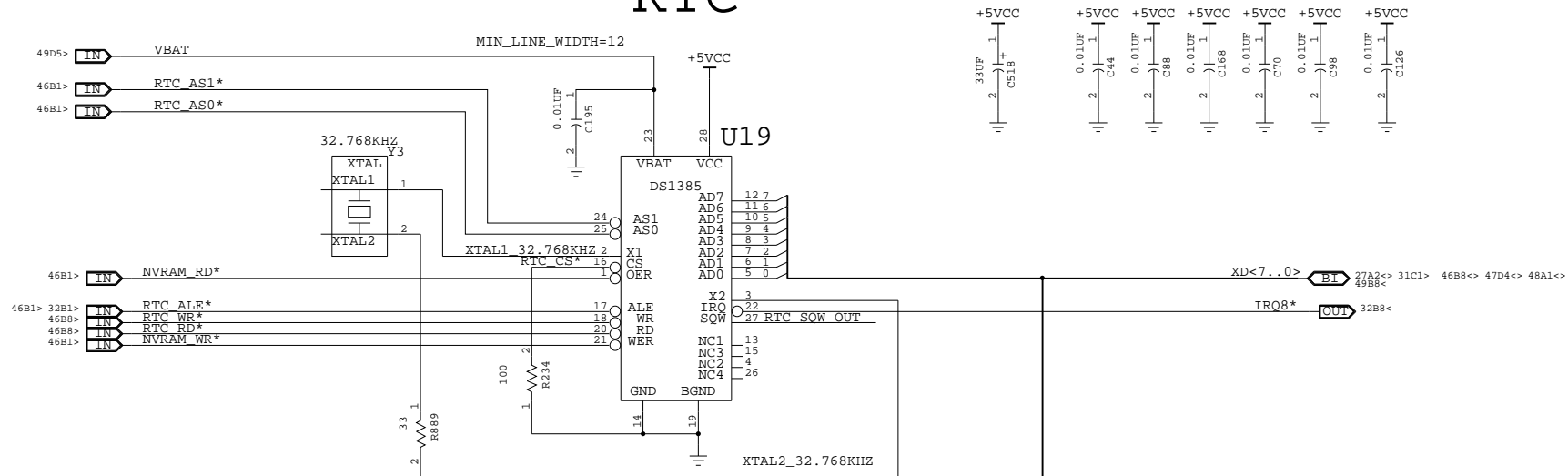
MOTHERBOARD

IBM		DRAM PD BITS		
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03	
POWERPC 604 SMP REFERENCE DESIGN			SHEET 48 OF 64	





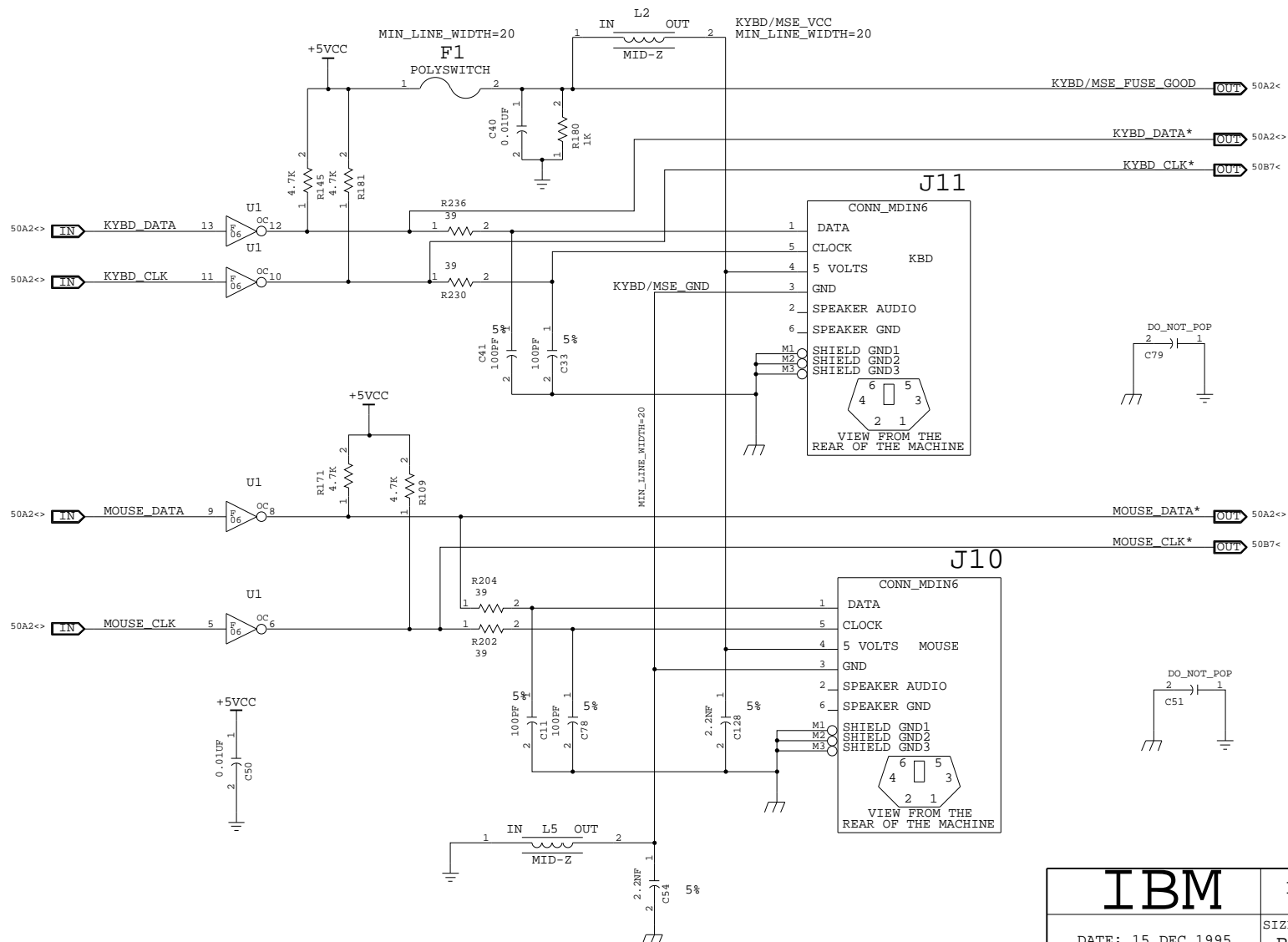
# RTC



# MOUSE & KEYBOARD CONTROLLER

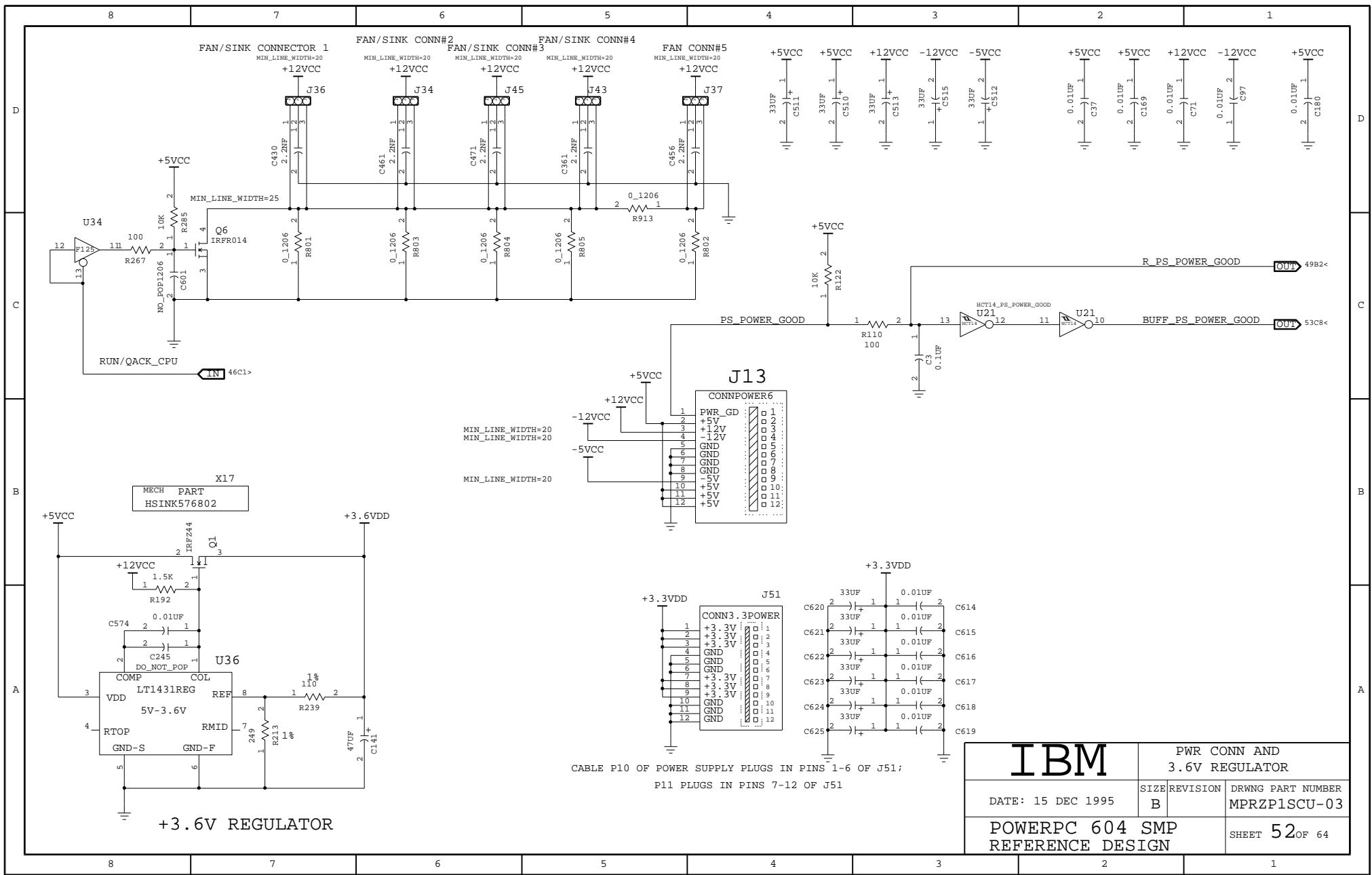
IBM		RTC, KYBD, MOUSE	
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER
POWERPC 604 SMP		MPRZF1SCU-03	
REFERENCE DESIGN		SHEET 50 OF 64	

# MOTHERBOARD



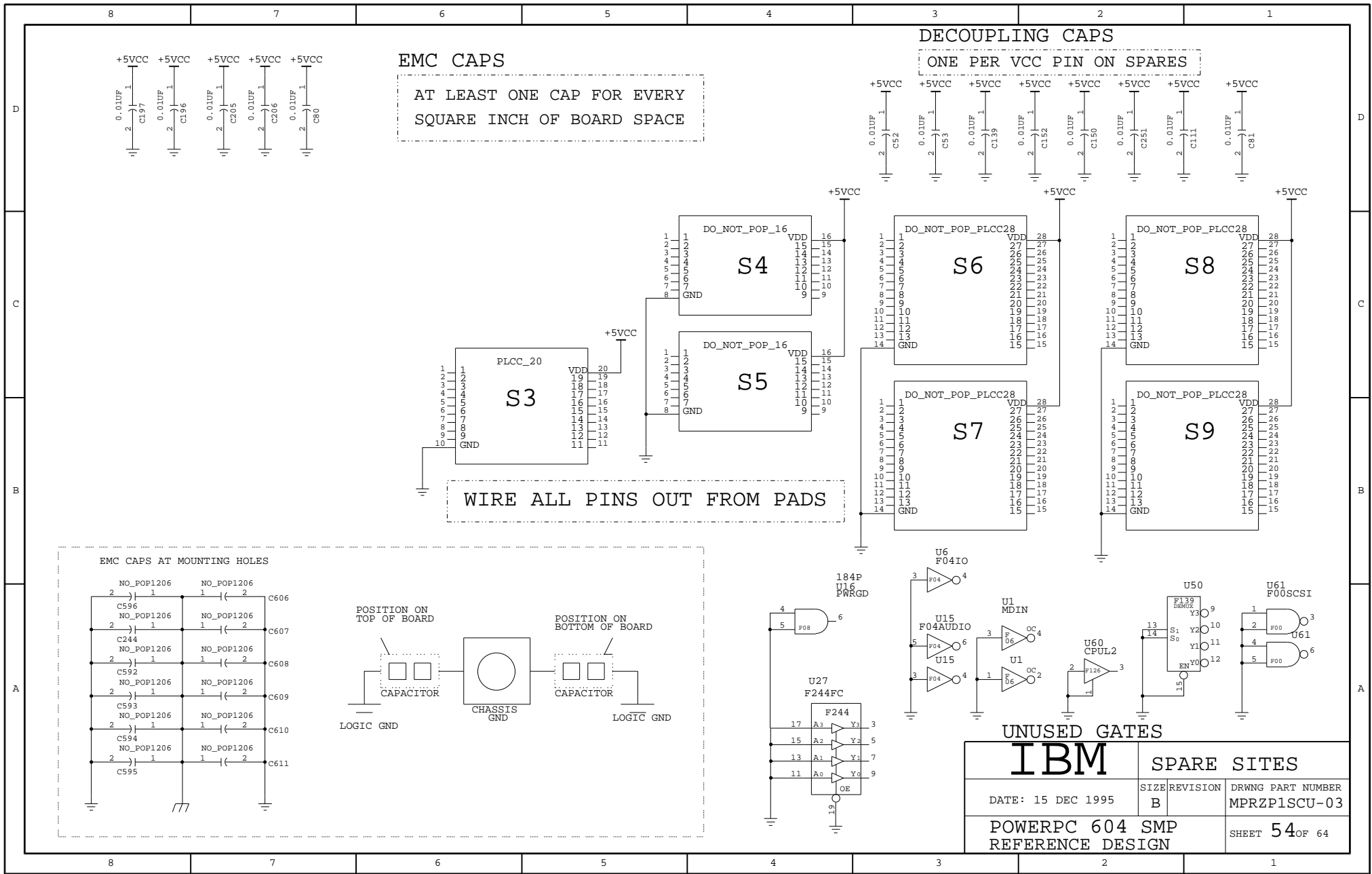
IBM		KYBD/MOUSE CONNS		
DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03	
POWERPC 604 SMP REFERENCE DESIGN			SHEET 51 OF 64	

MOTHERBOARD



MOTHERBOARD





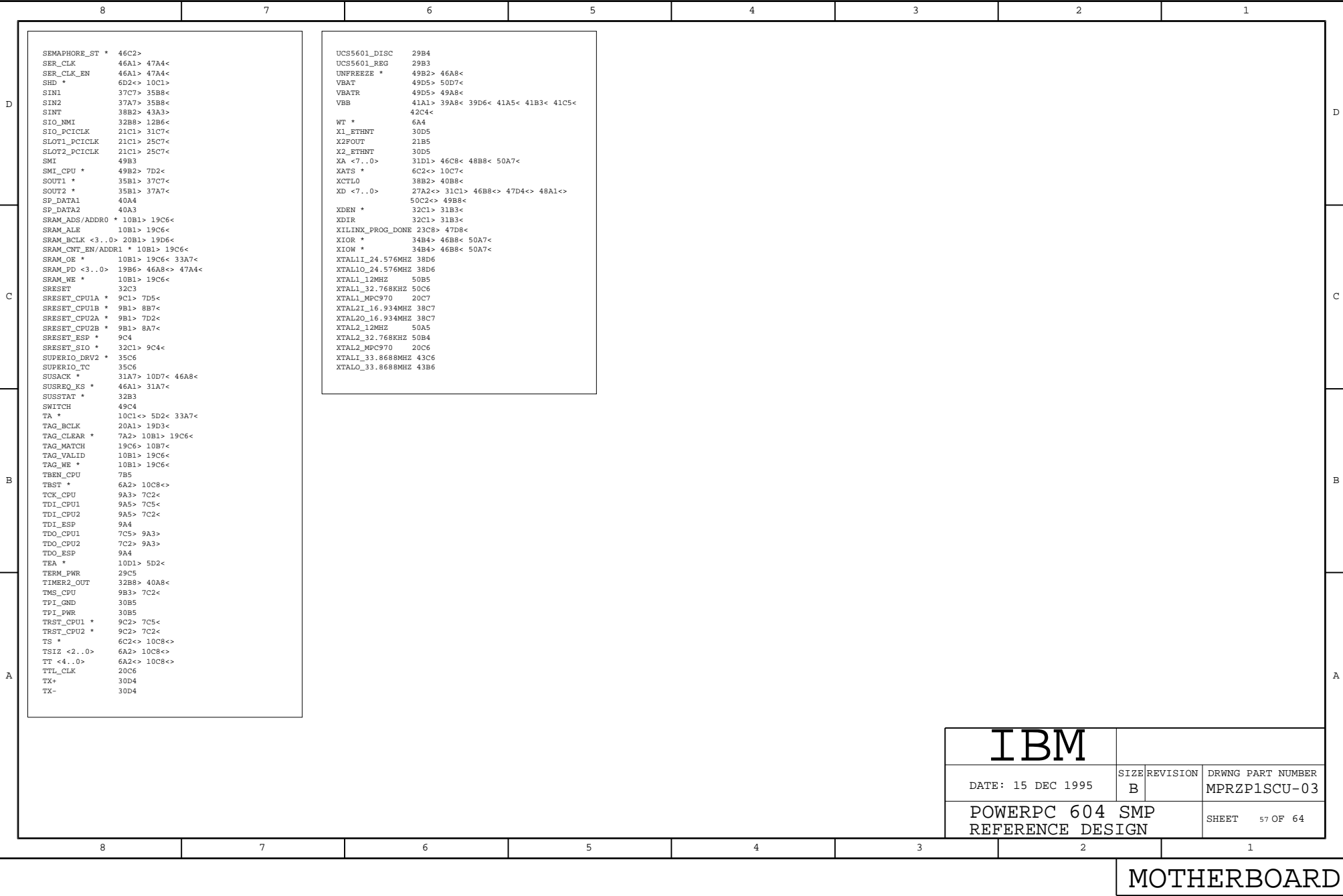
8		7		6		5		4		3		2		1	
D	*** Signal Cross-Reference *** --- for the entire design ---			CPU2_PD <3..0> 7C2> 8D8< 47B4< CPU_DATA_OE * 11B6 CPU_FREQ_CFG <3..0> 8D4> 7A2< CPU_RDL_OPEN 11B6 CRS_C2PWXS 11B6 CTS1 * 37C7> 35B8< CTS2 * 37A7> 35B8< DBB * 5D3<> 33A7< 33C7< DBB_P1TR 5D6 DBG * 10C1> 5D2< DCD1 * 37D7> 35B8< DCD2 * 37B7> 35B8< DENSITY_RD * 46B1> 36A7< DPAL_PCICLK 21C1> 33B7< DPE_60X * 7A2> 10C7< DP_CPU1_ <7..0> 5A8<> 13C6<> DP_CPU2_ <7..0> 5A2<> 18A2<> DRAM_PD_RD * 46B1> 48A8< DRTRY * 7C5 DRVMOD0_CPU1 7B8 DRVMOD0_CPU2 7B2 DRVMOD1_CPU1 7B8 DRVMOD1_CPU2 7B2 DSR1 * 37C7> 35B8< DSR2 * 37A7> 35B8< DTR1 * 35B1> 37C7< DTR2 * 35B8> 37A7< DUAL_CTRL_REF 11B6 D_CPU1_ <63..0> 5C8<> 13D6<> D_CPU2_ <63..0> 5C2<> 18B2<> EA <1..0> 38B2<> 43C7< ECC_LE_SEL 11B6 ECP0 * 46C1> 36D7< ECP1 * 46C1> 36D7< ECP3 * 46C1> 36D7< ECP5 * 46C1> 36D7< ED <7..0> 38B2<> 43D7<> ENCDCS0 32B1> 46C8< ENCDCS1 32B1> 46C8< ENCDCS2 32B1> 46C8< ENCDCSEN * 32C1> 46C8< EN_Y2_ZVIA 28C8< EQP_PRSNT_RD * 46B1> 47D8< EREAD * 38A2> 43C7< ERESET * 38A2> 43A7< ETHNT_ACT * 30C2> 49B8< ETHNT_PCICLK 21C1> 30D8< ETHNT_SLEEP * 49B2> 29A8< 30A8< EWRITE * 38A2> 43C7< EXT_CTS1 * 37C5 EXT_CTS2 * 37A6 EXT_DCD1 * 37D5 EXT_DCD2 * 37B6 EXT_DSR1 * 37C5 EXT_DSR2 * 37A6 EXT_DTR1 * 37C5 EXT_DTR2 * 37A5 EXT_L_CD 42C7 EXT_RI * 49C4 EXT_RI1 * 37C5> 49C7< EXT_RI2 * 37A4> 49D7< EXT_RTS1 * 37C5 EXT_RTS2 * 37A5 EXT_R_CD 42B7 EXT_SCSI_GND 29A3 EXT_SCSI_GND24 29A1> 28D8<			EXT_SIN1 37C5 EXT_SIN2 37A6 EXT_SOUT1 * 37C5 EXT_SOUT2 * 37A5 EXT_TERM_PWR 29C3 FC_MEMW * 31B4 FC_PCIPERR * 31B6 FC_RTCAS 32B3 FC_SUSREQ * 31A6 FDD_DEN1 36A6 FDD_DEN2 36A6 FDD_DEN3 36A6 FDD_DEN4 36A6 FDD_DENSEL 36B6 FD_MTR_EN * 46B1> 35B1< FLASH_WE_A18 27C5 FLOPPY <7..?> 35A1<> 36A2<> FPAL_PCICLK 21C1> FPGA_CCLK 23C5 FPGA_DIN 23C5 FRD * 32D1> 27A7< FRZ_DATA 46A1> 20A8< FWR * 32D1> 27A7< GAME_CONN_GND 44C2 GBL * 6A3<> 10C1> HALT/OREQ_CPU1A 7B5> 9B4< HALT/OREQ_CPU1B 8B7> 9B4< HALT/OREQ_CPU2A 7B2> 9B4< HALT/OREQ_CPU2B 8A7> 9B4< HALT_CPU1 9B1> 46C1< HALT_CPU2 9B1> 46C1< HCT14_PS_POWER_GOOD 52C3 HCT_RESET_SWITCH 53C7 HDD_LED * 46B1> 53C8< HDD_PLUS5 53B2 HEAD_GND 39B2 HEAD_LEFT 39B2 HEAD_RIGHT 39B2 HPCS0 * 46B1> HPCS1 * 46B1> HREQ * 31A6 HRESET_CPU1A * 9D2> 7D5< HRESET_CPU1A_KS * 46D1> 9D6< HRESET_CPU1B * 9D2> 8B7< HRESET_CPU1B_KS * 46C1< 9C6< HRESET_CPU2A * 9D2> 7D2< HRESET_CPU2A_KS * 46C1< 9C6< HRESET_CPU2B * 9C2> 8A7< HRESET_CPU2B_KS * 46C1< 9C6< HRESET_ESP * 9C5 IDEIRQP 46B8< IDENT/PDACK * 36C2> 35C8< IGN_PCI_AD31 12B6 INIT_CPU1A_MPIC * 23B2> 9C4< INIT_CPU1B_MPIC * 23B2> 9B4< INIT_CPU2A_MPIC * 23B2> 9B4< INIT_CPU2B_MPIC * 23C2> 9B4< INT_664 * 10D1> 22B7< INT_CPU1A * 22A3> 7D5< INT_CPU1B * 22A3> 8B7< INT_CPU2A * 22A3> 7D2< INT_CPU2B * 22A3> 8A7< INT_ETHNT * 30A8<> 22B7< INT_SCSI * 28A2> 22B7< INT_SCSI_ACK * 29C7 INT_SCSI_ATN * 29C7			INT_SCSI_BSY * 29C7 INT_SCSI_CD * 29C7 INT_SCSI_GND24 29B8> 28D8< INT_SCSI_IO * 29C7 INT_SCSI_MSG * 29C7 INT_SCSI_REQ * 29C7 INT_SCSI_RESET * 29C7 INT_SCSI_SEL * 29C7 INT_SIO 32B8> 22A7< INT_SLOT1 * 25C2> 22A7< INT_SLOT2 * 25C2> 22A7< INT_SLOT3 * 25C2> 22A7< INT_SLOT4 * 25C2> 22B7< IO_STROBE * 46A1> 49B8< IRQ1 46B1> 32B8< IRQ1_KB 50A2> 46A8< IRQ3 25B1> 35C1> 32B8< IRQ4 25B1> 35D1> 32B8< IRQ5 25B1> 35D1> 38B4> 32B8< IRQ6 25B1> 35D1> 32B8< IRQ7 25B1> 35D1> 38B4> 32B8< IRQ8 * 50C2> 32B8< IRQ9 25B1> 38B4> 32B8< IRQ10 25B1> 32B8< IRQ11 25B1> 38B4> 32B8< IRQ12 24C7> 38B4> 50A2> 32B8< 46A8< IRQ13 28B2> 32B8< IRQ14 25B1> 38B4> 32B8< IRQ15 25B1> 28A2> 32B8< ISA_OWS * 24D7<> 31A2> 35C1> ISA_AEN 24D7<> 32C6> 35C8< 38C7< ISA_BALE 24C7<> 31B2> ISA_CLK 31A2> 24A7< 46C8< ISA_DACK0 * 32C7> 24C7< 36D7> 38A8< ISA_DACK1 * 32C7> 24D7> 36D7> 38A8< ISA_DACK2 * 32C7> 24D7> 35C8< ISA_DACK3 * 32C7> 24D7> 36D7> 38A8< ISA_DACK5 * 32C7> 24D7> 36D7< ISA_DACK6 * 32C7> 24D7> ISA_DACK7 * 32C7> 24D7> ISA_DRQ0 24C7> 36D2> 38A2> 32C6< ISA_DRQ1 24C7> 36D2> 38A2> 32C6< ISA_DRQ2 24C7> 35C1> 32C6< ISA_DRQ3 24C7> 36D2> 38A2> 32C6< ISA_DRQ5 24C7> 36D2> 32C6< ISA_DRQ6 24C7> 32C6< ISA_DRQ7 24C7> 32C6< ISA_IOCHCK * 25C1> 32A8< ISA_IOCHRDY 24D7> 31A2> 35C1> 46A1> 38C7< ISA_IOCS16 * 24C7> 31A2<> 35C8< ISA_IOR * 24A7> 31B2<> 34B6> 35C8< 38C7< ISA_IOW * 24D7> 31B2> 34B6> 35C8< 38C7< ISA_LA <23..17> 24A7> 31C1<> 27A7> 27B7< ISA_MASTER * 24C7> 31A2> ISA_MEMCS16 * 24C7> 31A2<> ISA_MEMR * 24A7> 31B2> ISA_MEMW * 24A7> 31B2> ISA_REFRESH * 31A2> 24C7< ISA_RESET 31A1> 25C1< 35C8< ISA_RESET * 31A1> 38A8< ISA_SBE * 24B7> 31A2> ISA_SMEMR * 31B2> 24D7< ISA_SMEMW * 31B2> 24D7< ISA_TC 32C6> 24C7> 35C8< JOYSTICK <7..0> 38C2> 44B8> KCE0 * 11C6					
	C	+5VA 38C2> 40B3< 40D3< 41A3< 41C2< 41D3< 43D4< +5VA_4403 21C5 +5VF 38D5> 39A3< 39B3< 39B5< 39B6< 1.843MHZ_PMAN_CLK 46A5> 20A8< 14.3181MHZ 32D7> 24C7< 16_X1 49C6 16_X2 49C6 20.00MHZ_XTAL1 30C5 20.00MHZ_XTAL2 30C5 24MHZ_SUPERIO 35D7 83CX_RESET 46A1> 49A8< 663_BCLK 20B1> 11A5< 663_CPU_PAR_ERR * 11C1> 10C7< 663_MEM_ERR * 11C1> 10C7< 663_SBE * 11C1> 10C7< 664_BCLK 20C1> 10D7< 664_PCICLK 21C1> 12B6< 970COM_FRZ * 20A6< 970EXT_FB 20A6< 970FRZ_STROBE 20A6< 970MR/STP * 20B6< 4403_BCLK 20A1> 21C7< 4403_FBCLK 21C6 4403_FBCLK_R 21B6 AACK * 6D2> 10C1<> ABB * 6D2> 33A7< 33C7< ACTIVITY * 46A1> 49B8< AOS_RR_MMRS 10C1> 11A5< ARTRY * 6D2> 10C1<> AUD_PWRDWN * 49B2> 38A8< AUD_REFFLT 38A4 AUD_VREF 38A4 AUX5 49D1> 49A8< AUX_RTN 42A5 AX1 49C3 AX2 49C1 AX3 49B3 AX6 49A6 AX7 49A6 AX8 49A7 A_CPU1_ <31..0> 6B8<> 33C3> 10B7< A_CPU2_ <31..0> 6C2> 19A6< BAT_PWR 49D8 BG_CPU1 * 10D1> 33C3> 6C8< 7A8< BG_CPU2 * 10D1> 33C3> 6C2< 7A5< BITX 32C2 BR_CPU1 * 6D8> 7A8> 10D7< 33B7< BR_CPU2 * 6D2> 7A5> 10D7< 33B7< BUFF_POWER_GOOD/RESET * 53C2> 23B8< 31C7< 32C1< 46B8< 50A7< BUFF_PS_POWER_GOOD 52C1> 53C8< C2P_WRL_OPEN 11B6 CACHE_PD_RD * 46B1> 47A4< CI * 6A4 CKSTP_CPU1 * 7B5> 9D6< CKSTP_CPU2 * 7B2> 9D6< CKSTP_ESP * 9C8 CLKO 43B3> 38C8< CMD_STATE * 49B8> 46A8< CONN_SER1_GND 37C3 CONN_SER2_GND 37B3 CPU1_PD <3..0> 7C5> 8D8< 47C4<			CPU2_PD <3..0> 7C2> 8D8< 47B4< CPU_DATA_OE * 11B6 CPU_FREQ_CFG <3..0> 8D4> 7A2< CPU_RDL_OPEN 11B6 CRS_C2PWXS 11B6 CTS1 * 37C7> 35B8< CTS2 * 37A7> 35B8< DBB * 5D3<> 33A7< 33C7< DBB_P1TR 5D6 DBG * 10C1> 5D2< DCD1 * 37D7> 35B8< DCD2 * 37B7> 35B8< DENSITY_RD * 46B1> 36A7< DPAL_PCICLK 21C1> 33B7< DPE_60X * 7A2> 10C7< DP_CPU1_ <7..0> 5A8<> 13C6<> DP_CPU2_ <7..0> 5A2<> 18A2<> DRAM_PD_RD * 46B1> 48A8< DRTRY * 7C5 DRVMOD0_CPU1 7B8 DRVMOD0_CPU2 7B2 DRVMOD1_CPU1 7B8 DRVMOD1_CPU2 7B2 DSR1 * 37C7> 35B8< DSR2 * 37A7> 35B8< DTR1 * 35B1> 37C7< DTR2 * 35B8> 37A7< DUAL_CTRL_REF 11B6 D_CPU1_ <63..0> 5C8<> 13D6<> D_CPU2_ <63..0> 5C2<> 18B2<> EA <1..0> 38B2<> 43C7< ECC_LE_SEL 11B6 ECP0 * 46C1> 36D7< ECP1 * 46C1> 36D7< ECP3 * 46C1> 36D7< ECP5 * 46C1> 36D7< ED <7..0> 38B2<> 43D7<> ENCDCS0 32B1> 46C8< ENCDCS1 32B1> 46C8< ENCDCS2 32B1> 46C8< ENCDCSEN * 32C1> 46C8< EN_Y2_ZVIA 28C8< EQP_PRSNT_RD * 46B1> 47D8< EREAD * 38A2> 43C7< ERESET * 38A2> 43A7< ETHNT_ACT * 30C2> 49B8< ETHNT_PCICLK 21C1> 30D8< ETHNT_SLEEP * 49B2> 29A8< 30A8< EWRITE * 38A2> 43C7< EXT_CTS1 * 37C5 EXT_CTS2 * 37A6 EXT_DCD1 * 37D5 EXT_DCD2 * 37B6 EXT_DSR1 * 37C5 EXT_DSR2 * 37A6 EXT_DTR1 * 37C5 EXT_DTR2 * 37A5 EXT_L_CD 42C7 EXT_RI * 49C4 EXT_RI1 * 37C5> 49C7< EXT_RI2 * 37A4> 49D7< EXT_RTS1 * 37C5 EXT_RTS2 * 37A5 EXT_R_CD 42B7 EXT_SCSI_GND 29A3 EXT_SCSI_GND24 29A1> 28D8<			EXT_SIN1 37C5 EXT_SIN2 37A6 EXT_SOUT1 * 37C5 EXT_SOUT2 * 37A5 EXT_TERM_PWR 29C3 FC_MEMW * 31B4 FC_PCIPERR * 31B6 FC_RTCAS 32B3 FC_SUSREQ * 31A6 FDD_DEN1 36A6 FDD_DEN2 36A6 FDD_DEN3 36A6 FDD_DEN4 36A6 FDD_DENSEL 36B6 FD_MTR_EN * 46B1> 35B1< FLASH_WE_A18 27C5 FLOPPY <7..?> 35A1<> 36A2<> FPAL_PCICLK 21C1> FPGA_CCLK 23C5 FPGA_DIN 23C5 FRD * 32D1> 27A7< FRZ_DATA 46A1> 20A8< FWR * 32D1> 27A7< GAME_CONN_GND 44C2 GBL * 6A3<> 10C1> HALT/OREQ_CPU1A 7B5> 9B4< HALT/OREQ_CPU1B 8B7> 9B4< HALT/OREQ_CPU2A 7B2> 9B4< HALT/OREQ_CPU2B 8A7> 9B4< HALT_CPU1 9B1> 46C1< HALT_CPU2 9B1> 46C1< HCT14_PS_POWER_GOOD 52C3 HCT_RESET_SWITCH 53C7 HDD_LED * 46B1> 53C8< HDD_PLUS5 53B2 HEAD_GND 39B2 HEAD_LEFT 39B2 HEAD_RIGHT 39B2 HPCS0 * 46B1> HPCS1 * 46B1> HREQ * 31A6 HRESET_CPU1A * 9D2> 7D5< HRESET_CPU1A_KS * 46D1> 9D6< HRESET_CPU1B * 9D2> 8B7< HRESET_CPU1B_KS * 46C1< 9C6< HRESET_CPU2A * 9D2> 7D2< HRESET_CPU2A_KS * 46C1< 9C6< HRESET_CPU2B * 9C2> 8A7< HRESET_CPU2B_KS * 46C1< 9C6< HRESET_ESP * 9C5 IDEIRQP 46B8< IDENT/PDACK * 36C2> 35C8< IGN_PCI_AD31 12B6 INIT_CPU1A_MPIC * 23B2> 9C4< INIT_CPU1B_MPIC * 23B2> 9B4< INIT_CPU2A_MPIC * 23B2> 9B4< INIT_CPU2B_MPIC * 23C2> 9B4< INT_664 * 10D1> 22B7< INT_CPU1A * 22A3> 7D5< INT_CPU1B * 22A3> 8B7< INT_CPU2A * 22A3> 7D2< INT_CPU2B * 22A3> 8A7< INT_ETHNT * 30A8<> 22B7< INT_SCSI * 28A2> 22B7< INT_SCSI_ACK * 29C7 INT_SCSI_ATN * 29C7			INT_SCSI_BSY * 29C7 INT_SCSI_CD * 29C7 INT_SCSI_GND24 29B8> 28D8< INT_SCSI_IO * 29C7 INT_SCSI_MSG * 29C7 INT_SCSI_REQ * 29C7 INT_SCSI_RESET * 29C7 INT_SCSI_SEL * 29C7 INT_SIO 32B8> 22A7< INT_SLOT1 * 25C2> 22A7< INT_SLOT2 * 25C2> 22A7< INT_SLOT3 * 25C2> 22A7< INT_SLOT4 * 25C2> 22B7< IO_STROBE * 46A1> 49B8< IRQ1 46B1> 32B8< IRQ1_KB 50A2> 46A8< IRQ3 25B1> 35C1> 32B8< IRQ4 25B1> 35D1> 32B8< IRQ5 25B1> 35D1> 38B4> 32B8< IRQ6 25B1> 35D1> 32B8< IRQ7 25B1> 35D1> 38B4> 32B8< IRQ8 * 50C2> 32B8< IRQ9 25B1> 38B4> 32B8< IRQ10 25B1> 32B8< IRQ11 25B1> 38B4> 32B8< IRQ12 24C7> 38B4> 50A2> 32B8< 46A8< IRQ13 28B2> 32B8< IRQ14 25B1> 38B4> 32B8< IRQ15 25B1> 28A2> 32B8< ISA_OWS * 24D7<> 31A2> 35C1> ISA_AEN 24D7<> 32C6> 35C8< 38C7< ISA_BALE 24C7<> 31B2> ISA_CLK 31A2> 24A7< 46C8< ISA_DACK0 * 32C7> 24C7< 36D7> 38A8< ISA_DACK1 * 32C7> 24D7> 36D7> 38A8< ISA_DACK2 * 32C7> 24D7> 35C8< ISA_DACK3 * 32C7> 24D7> 36D7> 38A8< ISA_DACK5 * 32C7> 24D7> 36D7< ISA_DACK6 * 32C7> 24D7> ISA_DACK7 * 32C7> 24D7> ISA_DRQ0 24C7> 36D2> 38A2> 32C6< ISA_DRQ1 24C7> 36D2> 38A2> 32C6< ISA_DRQ2 24C7> 35C1> 32C6< ISA_DRQ3 24C7> 36D2> 38A2> 32C6< ISA_DRQ5 24C7> 36D2> 32C6< ISA_DRQ6 24C7> 32C6< ISA_DRQ7 24C7> 32C6< ISA_IOCHCK * 25C1> 32A8< ISA_IOCHRDY 24D7> 31A2> 35C1> 46A1> 38C7< ISA_IOCS16 * 24C7> 31A2<> 35C8< ISA_IOR * 24A7> 31B2<> 34B6> 35C8< 38C7< ISA_IOW * 24D7> 31B2> 34B6> 35C8< 38C7< ISA_LA <23..17> 24A7> 31C1<> 27A7> 27B7< ISA_MASTER * 24C7> 31A2> ISA_MEMCS16 * 24C7> 31A2<> ISA_MEMR * 24A7> 31B2> ISA_MEMW * 24A7> 31B2> ISA_REFRESH * 31A2> 24C7< ISA_RESET 31A1> 25C1< 35C8< ISA_RESET * 31A1> 38A8< ISA_SBE * 24B7> 31A2> ISA_SMEMR * 31B2> 24D7< ISA_SMEMW * 31B2> 24D7< ISA_TC 32C6> 24C7> 35C8< JOYSTICK <7..0> 38C2> 44B8> KCE0 * 11C6				
		B	+5VA 38C2> 40B3< 40D3< 41A3< 41C2< 41D3< 43D4< +5VA_4403 21C5 +5VF 38D5> 39A3< 39B3< 39B5< 39B6< 1.843MHZ_PMAN_CLK 46A5> 20A8< 14.3181MHZ 32D7> 24C7< 16_X1 49C6 16_X2 49C6 20.00MHZ_XTAL1 30C5 20.00MHZ_XTAL2 30C5 24MHZ_SUPERIO 35D7 83CX_RESET 46A1> 49A8< 663_BCLK 20B1> 11A5< 663_CPU_PAR_ERR * 11C1> 10C7< 663_MEM_ERR * 11C1> 10C7< 663_SBE * 11C1> 10C7< 664_BCLK 20C1> 10D7< 664_PCICLK 21C1> 12B6< 970COM_FRZ * 20A6< 970EXT_FB 20A6< 970FRZ_STROBE 20A6< 970MR/STP * 20B6< 4403_BCLK 20A1> 21C7< 4403_FBCLK 21C6 4403_FBCLK_R 21B6 AACK * 6D2> 10C1<> ABB * 6D2> 33A7< 33C7< ACTIVITY * 46A1> 49B8< AOS_RR_MMRS 10C1> 11A5< ARTRY * 6D2> 10C1<> AUD_PWRDWN * 49B2> 38A8< AUD_REFFLT 38A4 AUD_VREF 38A4 AUX5 49D1> 49A8< AUX_RTN 42A5 AX1 49C3 AX2 49C1 AX3 49B3 AX6 49A6 AX7 49A6 AX8 49A7 A_CPU1_ <31..0> 6B8<> 33C3> 10B7< A_CPU2_ <31..0> 6C2> 19A6< BAT_PWR 49D8 BG_CPU1 * 10D1> 33C3> 6C8< 7A8< BG_CPU2 * 10D1> 33C3> 6C2< 7A5< BITX 32C2 BR_CPU1 * 6D8> 7A8> 10D7< 33B7< BR_CPU2 * 6D2> 7A5> 10D7< 33B7< BUFF_POWER_GOOD/RESET * 53C2> 23B8< 31C7< 32C1< 46B8< 50A7< BUFF_PS_POWER_GOOD 52C1> 53C8< C2P_WRL_OPEN 11B6 CACHE_PD_RD * 46B1> 47A4< CI * 6A4 CKSTP_CPU1 * 7B5> 9D6< CKSTP_CPU2 * 7B2> 9D6< CKSTP_ESP * 9C8 CLKO 43B3> 38C8< CMD_STATE * 49B8> 46A8< CONN_SER1_GND 37C3 CONN_SER2_GND 37B3 CPU1_PD <3..0> 7C5> 8D8< 47C4<			CPU2_PD <3..0> 7C2> 8D8< 47B4< CPU_DATA_OE * 11B6 CPU_FREQ_CFG <3..0> 8D4> 7A2< CPU_RDL_OPEN 11B6 CRS_C2PWXS 11B6 CTS1 * 37C7> 35B8< CTS2 * 37A7> 35B8< DBB * 5D3<> 33A7< 33C7< DBB_P1TR 5D6 DBG * 10C1> 5D2< DCD1 * 37D7> 35B8< DCD2 * 37B7> 35B8< DENSITY_RD * 46B1> 36A7< DPAL_PCICLK 21C1> 33B7< DPE_60X * 7A2> 10C7< DP_CPU1_ <7..0> 5A8<> 13C6<> DP_CPU2_ <7..0> 5A2<> 18A2<> DRAM_PD_RD * 46B1> 48A8< DR									

																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																					</
--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	----

IBM			
DATE: 15 DEC 1995		SIZE B	REVISION
POWERPC 604 SMP REFERENCE DESIGN		DRWNG PART NUMBER MPRZP1SCU-03	
		SHEET	56 OF 64

MOTHERBOARD





IBM

DATE: 15 DEC 1995	SIZE B	REVISION	DRWNG PART NUMBER MPRZP1SCU-03
POWERPC 604 SMP REFERENCE DESIGN			SHEET 57 OF 64

MOTHERBOARD



[illegible]

[illegible]

--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

[illegible]

[illegible]

[illegible]